

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-274062

(43)Date of publication of application : 05.10.2001

(51)Int.Cl.

H01L 21/027

G03F 7/20

G03F 7/40

(21)Application number : 2000-085788

(71)Applicant : OKI ELECTRIC IND CO LTD

(22)Date of filing : 27.03.2000

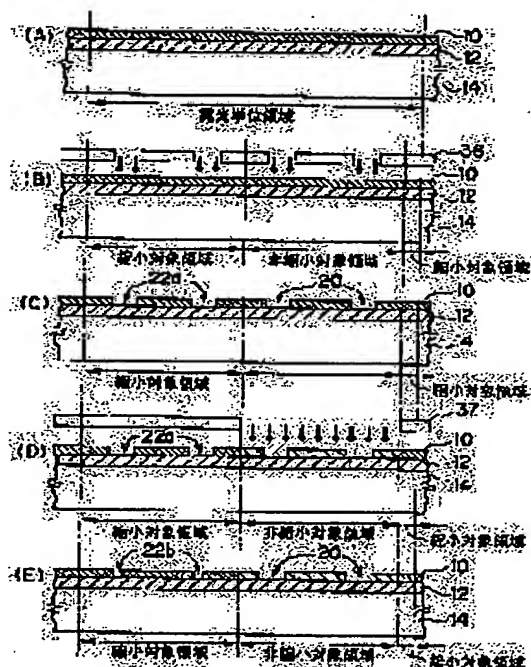
(72)Inventor : FURUKAWA TAKAMITSU

(54) FORMING METHOD OF RESIST PATTERN AND ALIGNER

(57)Abstract:

PROBLEM TO BE SOLVED: To provide the forming method of a resist pattern, which can form a comparatively larger pattern which does not reach the limit of a resolution using a KrF exposure technique, and an extremely microscopic pattern which is under the limit of the resolution using the KrF exposure technique, simultaneously and favorably, and to provide an aligner which is used for this forming method.

SOLUTION: A circular pattern of a dimension made larger than a finally necessary pattern dimension to the rate of reduction and a circular pattern of the finally necessary pattern dimension are subjected to respectively pattern exposure simultaneously to a reduced object region on a resist film 10 (Figure 1 (A)), which is formed on the surface of an SiO₂ film 12 and consists of a TDUR-P015 film, and to a non-reduced object region on the film 10 with deep UV light of a wavelength of 248 nm (Figure 1 (B)), the exposure of the UV light of so a quantity that the heat resistance of the TDUR-P015 film constituting the film 10 is enhanced and a resist pattern (Figure 1 (C)) obtained by developing stops reducing is given to the non-reduced object region only on the resist-pattern (Figure 1 (D)) and the resist pattern is subjected to high-temperature baking treatment for 60 seconds at 135 degrees (Figure 1 (E)).



LEGAL STATUS

[Date of request for examination] 28.08.2001

[Date of sending the examiner's decision of rejection] 26.08.2003

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-274062

(P 2 0 0 1 - 2 7 4 0 6 2 A)

(43) 公開日 平成13年10月5日 (2001.10.5)

(51) Int. Cl. ⁷	識別記号	F I	テーマコード (参考)
H01L 21/027		G03F 7/20	521 2H096
G03F 7/20	521	7/40	5F046
7/40		H01L 21/30	571

審査請求 未請求 請求項の数10 O L (全12頁)

(21) 出願番号 特願2000-85788 (P 2000-85788)

(22) 出願日 平成12年3月27日 (2000.3.27)

(71) 出願人 000000295

沖電気工業株式会社

東京都港区虎ノ門1丁目7番12号

(72) 発明者 古川 貴光

東京都港区虎ノ門1丁目7番12号 沖電気
工業株式会社内

(74) 代理人 100079049

弁理士 中島 淳 (外3名)

Fターム(参考) 2H096 AA25 BA11 EA05 HA01

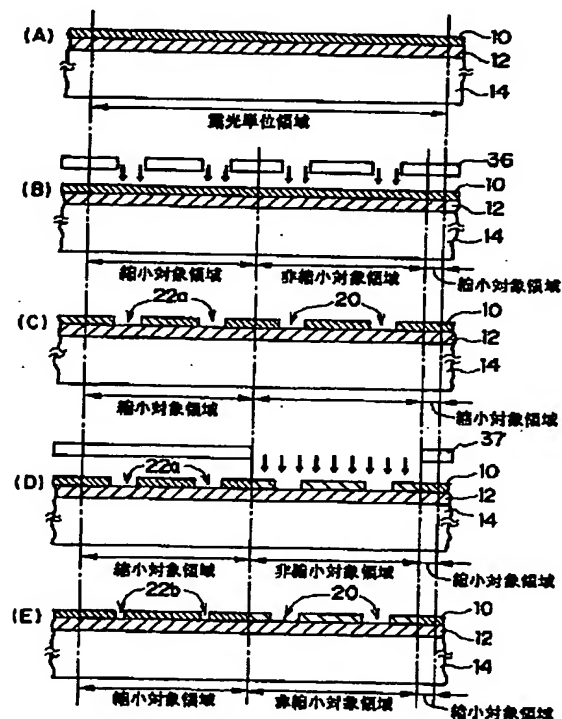
5F046 AA13 BA04 CA04

(54) 【発明の名称】 レジストパターンの形成方法及び露光装置

(57) 【要約】

【課題】 K r F 露光技術の解像限界に達しない比較的大きなパターンとK r F 露光技術の解像限界以下の極く微細なパターンを同時に良好に形成できるレジストパターンの形成方法及びこの方法に用いる露光装置を提供する。

【解決手段】 S i O₂ 膜12の表面に形成したTDUR-P015よりなるレジスト膜10 (図1 (A)) に対し、波長248 nmのディープUV光により、縮小対象領域に対しては最終的に必要なパターン寸法より縮小率に合わせて大きくした寸法の円形パターンと非縮小対象領域には最終的に必要な寸法の円形パターンを、同時にパターン露光し (図1 (B))、現像して得られたレジストパターン (図1 (C)) に対し、非縮小対象領域のみにレジスト膜10を構成するTDUR-P015の耐熱性が向上してレジストパターンが縮小しなくなる量のUV光露光量を与え (図1 (D))、135度60秒の高温バーク処理を施す (図1 (E))。



【特許請求の範囲】

【請求項 1】 表面にレジストが塗布された被加工物のレジストに対し、パターンを形成するための第 1 の露光量を与えるパターン露光を行った後、現像してレジストパターンを形成し、

前記レジストパターンにレジストパターンの縮小率を調整する第 2 の露光量を与える露光を行った後、レジストがフローする温度でベーク処理を行うレジストパターンの形成方法。

【請求項 2】 前記第 2 の露光量はレジストの飽和露光量以上の露光量である請求項 1 に記載のレジストパターンの形成方法。

【請求項 3】 前記パターン露光時に、予め定めた所定の縮小率でパターンを縮小させる縮小対象領域のパターンと、露光寸法通りのパターンとする非縮小対象領域のパターンを露光し、

前記縮小対象領域のパターンに対しては、前記所定の縮小率に対応した第 2 の露光量を与え、前記非縮小対象領域に対しては、前記高温ベーク処理時の温度に対してレジストが耐性を備える第 3 の露光量を与える請求項 1 に記載のレジストパターンの形成方法。

【請求項 4】 前記高温ベーク処理時に前記被加工物に生じる温度差分布に応じて生じる縮小率の誤差分布が相殺されるように、前記被加工物の予め定めた所定の領域ごとに前記第 2 の露光量を補正する請求項 1 から請求項 3 のいずれか 1 項に記載のレジストパターンの形成方法。

【請求項 5】 最終的に被加工物に形成されるパターンの縮小率の誤差分布が相殺されるように、前記被加工物の予め定めた所定の領域ごとに前記第 2 の露光量を補正する請求項 1 から請求項 3 のいずれか 1 項に記載のレジストパターンの形成方法。

【請求項 6】 UV 光によって露光を与え、前記レジストは、UV 光用レジストである請求項 1 から請求項 5 のいずれか 1 項に記載のレジストパターンの形成方法。

【請求項 7】 表面にレジストが塗布された被加工物のレジストに対し、パターンを形成するための第 1 の露光量を与えるパターン露光を行った後、現像してレジストパターンを形成し、

前記レジストパターンにレジストパターンの縮小率を調整する第 2 の露光量を与える露光を行った後、レジストがフローする温度でベーク処理を行う際に、ベーク処理温度を調整することにより、高温ベーク処理時のレジストパターンの縮小率をさらに調整するレジストパターンの形成方法。

【請求項 8】 被加工物の全面に均一強度の光を照射する露光光学系と、前記露光光学系と前記被加工物の間に設けられると共に、前記被加工物の所定の領域ごとに予め定めた所定の

縮小率に対応した第 2 の露光量となるように透過率を調整したフィルタと、
を備えた露光装置。

【請求項 9】 前記フィルタは、高温ベーク処理時に前記被加工物に生じる温度差分布に応じて生じる縮小率の誤差分布が相殺されるように、前記被加工物の所定の領域ごとに透過率が補正されている請求項 8 に記載の露光装置。

【請求項 1 0】 前記フィルタは、最終的に被加工物に形成されるパターンの縮小率の誤差分布が相殺されるように、前記被加工物の所定の領域ごとに透過率が補正されている請求項 8 に記載の露光装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】本発明は、レジストパターンの形成方法及び露光装置に係り、特に、半導体集積回路の製造における KrF エキシマレーザを光源として用いた露光技術によるレジストパターンの形成方法及び露光装置に関するものである。

【 0 0 0 2 】

【従来の技術】従来、半導体集積回路の製造にあたって、より微細なパターンを形成するために、露光光として KrF エキシマレーザ光源による波長 2 4 8 nm のディープ UV 光を用いる KrF 露光技術が主流となってきた。この KrF 露光技術では、0. 2 μm 程度のパターンの形成が可能となる。

【 0 0 0 3 】特開平 1 1 - 1 1 9 4 4 3 号公報には、このような KrF 露光技術において、レジストパターンの形成後に残留溶媒及び残留水分の除去を目的とした通常のベークよりも高い温度でベークしてレジストに形成したホールパターンの内径を縮小させる等のようにレジストパターンを縮小させ、0. 2 μm 程度以下のより微細なパターンを得る技術が開示されている。この技術によれば、KrF 露光技術での解像限界を越える 0. 1 μm 程度以下のパターンを形成することが可能である。

【 0 0 0 4 】

【発明が解決しようとする課題】しかしながら、上記特開平 1 1 - 1 1 9 4 4 3 号公報に開示された方法は、KrF 露光技術の解像限界以下の極く微細なパターンを形成するのに好適であるが、KrF 露光技術の解像限界に達しない比較的大きなパターンについては、ベーク後のパターンが劣化することがあり、好ましくない。

【 0 0 0 5 】例えば、図 1 0 (A) に示すように、レジストに直径 0. 2 5 μm 程度の孔（コンタクトパターン）と直径 0. 5 μm 程度の孔（コンタクトパターン）を形成して 1 3 5 °C 程度で 6 0 秒間ベークすると、図 1 0 (B) に示すように、直径 0. 2 5 μm 程度の孔（コンタクトパターン）では側壁は変形せずに径寸法のみが縮小して直径 0. 1 μm 程度の孔が形成されるが、直径 0. 5 μm 程度の孔（コンタクトパターン）では、パタ

ーンを形成するレジスト側壁が孔の中心向かって湾曲して、最も短い直径が $0.35\mu\text{m}$ の変形した孔となる。

【0006】このような形状の孔は、後のエッチング工程においてマスクとして使用すると、下層の被加工膜のエッチングとともに凸状の頂点に相当する部分が徐々に削れるので、結果として孔の直径が拡大してしまう。それに加えて、レジスト側壁が孔の中心向かって湾曲した形状であり、最も短い直径が $0.35\mu\text{m}$ になっているので、被加工膜と接面する孔の底面側の直径は $0.35\mu\text{m}$ よりも大きく、さらにエッチング時に境界領域で多少えぐれることも考慮すると、目的とした直径よりもかなり大きい直径の孔が被加工膜に形成されてしまう。この傾向は、特に、ベーク前のレジストパターンの寸法が $0.5\mu\text{m}$ より大きくなると顕著である。

【0007】以上のことから、本発明は、KrF露光技術の解像限界に達しない比較的大きなパターンとKrF露光技術の解像限界以下の極く微細なパターンを同時に良好に形成できるレジストパターンの形成方法を提供することを目的とする。

【0008】

【課題を解決するための手段】上記目的を達成するために請求項1の発明のレジストパターンの形成方法は、表面にレジストが塗布された被加工物のレジストに対し、パターンを形成するための第1の露光量を与えるパターン露光を行った後、現像してレジストパターンを形成し、前記レジストパターンにレジストパターンの縮小率を調整する第2の露光量を与える露光を行った後、レジストがフローする温度でベーク処理を行う。

【0009】すなわち、被加工物上に形成したレジストパターンに対し、第2の露光量を与える露光を行うことによりレジストの耐熱性が変化する。レジストの耐熱性は、高温ベーク処理時のレジストパターンの縮小率を左右する要因であり、レジストの耐熱性が高いほど縮小率は小さくなる。このレジストの耐熱性は第2の露光量に応じて変化するもので、請求項1の発明では、第2の露光量を調整することにより高温ベーク処理時のレジストパターンの縮小率を調整する。

【0010】すなわち、レジストパターンの縮小率が予め定めた所定の縮小率となるときレジストの耐熱性を求め、この耐熱性となる露光量分を第2の露光量として与えることによりレジストパターンの縮小率を調整し、所望の寸法にレジストパターンを縮小できる。

【0011】この第2の露光量は縮小対象領域のレジストパターンに与えてレジストパターンの縮小率を調整し、所望の寸法にレジストパターンを縮小させるように制御するだけでなく、逆に、非縮小対象領域のレジストパターンに第2の露光量を与えてレジストパターンの縮小を抑えるように制御することもできる。

【0012】この場合、請求項2に記載した様に、前記第2の露光量をレジストの飽和露光量以上の露光量とす

ることにより、高温ベーク処理時の温度に対して十分な耐性をレジストが備えるようになるので、前記レジストパターンの寸法が変わらないように調整できる。この場合、露光量が多すぎても問題ないので露光量の調整が比較的簡単になるという利点がある。

【0013】また、請求項3に記載の発明は、請求項1に記載のレジストパターンの形成方法において、前記パターン露光時に、予め定めた所定の縮小率でパターンを縮小させる縮小対象領域のパターンと、露光寸法通りのパターンとする非縮小対象領域のパターンを露光し、前記縮小対象領域のパターンに対しては、前記所定の縮小率に対応した第2の露光量を与え、前記非縮小対象領域に対しては、前記高温ベーク処理時の温度に対してレジストが耐性を備える第3の露光量を与える。

【0014】例えば、露光装置の解像限界以下の寸法の第1のコンタクトホールと露光により形成可能な寸法の第2のコンタクトホールのように、異なる径寸法のコンタクトホールを形成する場合、第1のコンタクトホールは高温ベーク処理により縮小させる必要があるが、第2のコンタクトホールはパターン露光によるパターンニングで形成できるので、高温ベーク処理により縮小させる必要はない。

【0015】したがって、請求項3の発明では、パターン露光において、縮小させる必要のある第1のコンタクトホール形成領域(縮小対象領域)は、縮小率に応じて決定される寸法のコンタクトホールパターンを露光し、縮小させる必要のない第2のコンタクトホール形成領域(非縮小対象領域)は、最終的に必要な寸法のコンタクトホールパターンを露光し、第1のコンタクトホール形成領域(縮小対象領域)に対しては予め定めた所定の縮小率で縮小するように調整された第2の露光量を与え、第2のコンタクトホール形成領域(非縮小対象領域)に対しては、前記高温ベーク処理時の温度に対してレジストが耐性を備える第3の露光量を与えることにより第2のコンタクトホール形成領域(非縮小対象領域)に形成されたコンタクトホールパターンが前記高温ベーク処理時に縮小しないように調整する。

【0016】これにより、露光により形成できない解像限界以下の寸法の極微細なパターンと露光により形成可能な寸法のパターンを同時に良好に形成しつつ、高温ベーク時にパターン劣化を起こし易い比較的大きな寸法のパターンを劣化させることなく形成できる。したがって、異なる寸法のパターンをパターン劣化を起こすことなく形成できる。

【0017】ところで、高温ベーク時にベークプレートに生じる表面温度差によって、ベークプレート上に載置される被加工物の表面温度差が生じる場合がある。この表面温度差により、被加工物上に形成されたレジストパターンの縮小率がばらつくため、請求項4の発明では、前記高温ベーク処理時に前記被加工物に生じる温度差分

布に応じて生じる縮小率の誤差分布が相殺されるように、前記被加工物の予め定めた所定の領域ごとに前記第2の露光量を補正する。

【0018】すなわち、設定温度よりも高くなる領域は設定温度よりも温度が高い分レジストパターンがだれる量が目的とする量よりも大きくなるので縮小量が大きくなり、逆に設定温度よりも低くなる領域は設定温度よりも温度が低い分レジストパターンがだれる量が目的とする量よりも小さくなるので縮小量が小さくなる。

【0019】したがって、設定温度よりも高くなる領域は、レジストの縮小量が余分に大きくなるので、第2の露光量を温度差に応じて多くするように補正することによりレジストの耐熱性を上げ、目的とする縮小量となるように調整する。逆に、設定温度よりも低くなる領域は、レジストの縮小量が不充分となるので、第2の露光量を温度差に応じて少なく補正することによりレジストの耐熱性を下げ、目的とする縮小量となるように調整する。

【0020】このように、前記高温バーク処理時に生じる縮小率の誤差分布が相殺されるように第2の露光量を予め定めた所定の領域ごとに補正することにより、高温バーク後のレジストパターンにおいて、同じ縮小率に設定されたパターンを同じ縮小率で形成することができる。

【0021】また、形成したパターンをマスクとして用いてエッチングするエッチング処理などの製造プロセスを構成する種々の工程での要因によって、最終的に得られる被加工物上のレジストパターンの縮小率がばらつくことがある。そのため、請求項5の発明では、製造プロセスを構成する種々の工程での要因の総和に起因して最終的に被加工物に形成されるパターンの縮小率の誤差分布が相殺されるように、前記被加工物の予め定めた所定の領域ごとに前記第2の露光量を補正する。

【0022】すなわち、請求項5の発明では、高温バーク時に生じる被加工物の表面温度差に起因する縮小率のバラツキ、エッチング時に部分的にエッチングの進み具合が異なることに起因するパターン寸法の部分的な変形寸法誤差のバラツキなど、製造プロセスを通して生じた寸法誤差を相殺する様に、第2の露光量を補正し、最終的に得られる被加工物上に形成されたパターン面内において、同じ縮小率に設定されたパターンをほぼ同じ縮小率で形成することができる。

【0023】なお、上記請求項4および請求項5における第2の露光量の補正は、前記第2の露光時に第2の露光量に補正量を加算して行うようにしてもよいし、第2の露光量を与えた後に、補正量に相当する分の露光量を別に与えるようにしてもよい。

【0024】なお、請求項6に記載したように、本発明のレジストパターンの形成方法は、露光光として、例えば、KrFエキシマレーザ光源による波長248nmの

ディープUV光等のUV光を用い、レジストとして、例えば、KrF用のポジレジストなどのUV光用レジストを用いた場合に特に有効である。

【0025】また、レジストの縮小率は高温バーク時の温度によっても変化するため、請求項7の発明では、表面にレジストが塗布された被加工物のレジストに対し、パターンを形成するための第1の露光量を与えるパターン露光を行った後、現像してレジストパターンを形成し、前記レジストパターンにレジストパターンの縮小率を調整する第2の露光量を与える露光を行った後、レジストがフローする温度でバーク処理を行う際に、バーク処理温度を調整することにより、高温バーク処理時のレジストパターンの縮小率をさらに調整する。

【0026】このように、第2の露光量とバーク処理温度を調整することにより、一層細かくレジストパターンの縮小率を調整することが可能となる。なお、請求項7においても、上記請求項2から請求項6に記載した発明と同様に、パターン露光及び第2の露光量をそれぞれ制御してもよい。

【0027】また、上記請求項1から請求項7に記載のレジストパターンの形成方法は、例えば、ステッパーなどの逐次露光装置を用いて行うことができるが、請求項8に記載したように、被加工物の全面に均一強度の光を照射する露光光学系と、前記露光光学系と前記被加工物の間に設けられると共に、前記被加工物の所定の領域ごとに予め定めた所定の縮小率に対応した第2の露光量となるように透過率を調整したフィルタと、を備えた全面露光型の一括露光装置を用いて行うことができる。

【0028】この構成の露光装置によれば、一回の露光で、全てのパターンを同時に、所望の縮小率となるように露光できるので、スループット性が良好で好ましい。また、フィルタを交換するだけで、その都度各領域ごとに必要な露光量に合わせた露光を行えるという比較的簡単な構成であるという利点もある。なお、従来から用いられている一括露光装置を転用して請求項8の露光装置を構成できるので、設備コスト的にも低く抑えられ、好ましい。

【0029】また、フィルタは、請求項4のように前記高温バーク処理時に生じる縮小率の誤差分布が相殺されるように第2の露光量を予め定めた所定の領域ごとに補正する場合は、請求項9に記載したように、前記被加工物の所定の領域ごとに高温バーク処理時に前記被加工物に生じる温度差分布に応じて生じる縮小率の誤差分布が相殺される露光量となるように透過率が補正されているものとするよい。

【0030】また、フィルタは、請求項5のように最終的に被加工物に形成されるパターンの縮小率の誤差分布が相殺されるように、前記被加工物の予め定めた所定の領域ごとに前記第2の露光量を補正する場合は、請求項10に記載したように、前記被加工物の所定の領域ごと

に最終的に被加工物に形成されるパターンの縮小率の誤差分布が相殺される露光量となるように透過率が補正されているものとするといふ。

【0031】

【発明の実施の形態】以下、図1から図4を参照して本発明の実施の形態を詳細に説明する。本実施の形態は、光源としてKrFエキシマレーザを使用し、レジストとして、例えば、UV用レジストの一種でありKrF用の化学増幅型ポジレジストであるTDUR-P015(商品名;東京応化工業株式会社製)を用いてレジストにコンタクトパターンを形成する場合に本発明のレジストパターンの形成方法及び露光装置を適用したものである。

【0032】(第1の実施の形態)まず、図1(A)に示すように、ウエハ基板の表面にエッチング対象となる被加工膜としてシリコン酸化膜(SiO₂膜)12を形成し、このSiO₂膜12の表面にTDUR-P015を膜厚が、例えば、1.0μm程度となるように塗布し、レジスト膜10とする。

【0033】次に、図2に示すような構成のステッパー(逐次露光装置;図2参照/詳細は後述する)30を用いて露光単位領域毎に、例えば、波長248nmのディープUV光により、図1(B)に示すように、パターン露光を行う。このとき、レジスト膜10には、縮小対象領域に対しては最終的に必要なパターン寸法より縮小率に合わせて大きくした寸法、例えば、0.25μm程度の円形パターンが露光され、非縮小対象領域には最終的に必要な寸法、例えば、0.35μm程度の円形パターンが露光されている。

【0034】また、このときレジスト膜10に与える露光量は、例えば、20mJ/cm²程度であり、この露光量は現像後にレジスト膜10がパターン形成するのに十分な露光量(すなわち、第1の露光量)である。なお、図1(B)では説明のためウエハの上方に第1レチクル36を配置したように図示しているが、実際には、第1レチクル36は後述の図2に示すように投影光学系34と縮小光学系38の間に配置している。

【0035】ここで、露光に用いるステッパー30について図2を参照して簡単に説明する。このステッパー30は、大別して、KrFエキシマレーザ光源32、投影光学系34、第1レチクル36、縮小光学系38、X-Yステージ40、及び制御部42から構成されている。

【0036】KrFエキシマレーザ光源32は、例えば、波長248nmのディープUV光を一樣な強度で照射する。投影光学系34は、KrFエキシマレーザ光源32からのUV光が第1レチクル36に照射される様に導く。なお、図2では、投影光学系34を1つのレンズで表しているが、1つに限らず複数のレンズから構成してもよい。

【0037】第1レチクル36には、回路パターンが形成されており、本実施の形態では、縮小対象領域のコン

タクトパターンは最終的に必要な寸法より縮小率に合わせて大きくした寸法のコンタクトパターンとして形成され、非縮小対象領域のパターンは最終的に必要な寸法のコンタクトパターンとして形成されている。この第1レチクル36は交換可能であり、本実施の形態では、後述するが第2の露光時には第2の露光用の第2レチクル37を使用する。

【0038】縮小光学系38は、第1レチクル36を通過したUV光を露光単位領域寸法となるように縮小してX-Yステージ40上に載置されたウエハに照射する。X-Yステージ40はX方向とY方向の直交する2方向に移動可能であり、制御部42からの指示に基づいて移動する。この移動は、制御部42から現在露光している露光単位領域に対する露光が終了したと指示があると、次の露光単位領域にKrFエキシマレーザ光源32からのUV光が照射されるように、露光単位領域を移動単位として行う。制御部42は、KrFエキシマレーザ光源32のオンオフ制御を行うことによりUV光の照射時間を調整し、かつ、図示しない位置検出センサからの位置情報に基づいてX-Yステージ40の移動制御を行う。

【0039】このような構成のステッパー30により、ウエハ14の各露光単位領域に対するパターン露光がすべて終了すると、ウエハ14をステッパー30から取り外してレジストをアルカリ水溶液で現像する。これにより、露光された領域のレジストが取り除かれ、図1

(C)に示すように、縮小対象領域には最終的に必要なパターン寸法より縮小率に合わせて大きくした寸法である、例えば、直径0.25μm程度のコンタクトパターン22aが形成され、非縮小対象領域には最終的に必要な寸法である、例えば、直径0.35μm程度のコンタクトパターン20が形成される。

【0040】次に、現像後のウエハ14を再び上述のステッパー30にセットし、非縮小対象領域のみにUV光が照射されるようにパターンが形成された第2レチクル37を第1レチクル36の代わりにセットして、図1

(D)に示すようにUV光により露光する。ここでは、このときのUV光露光量、すなわち、第2のUV光露光量を、例えば、3.3mJ/cm²以上等のように、レジスト膜10を構成するTDUR-P015の耐熱性が向上してレジストパターンが縮小しなくなる量とする。

【0041】露光終了後、ウエハ14をステッパー30(図2参照)から取り外して135℃60秒での高温ベーク処理を行う。この高温ベーク処理により、例えば、図1(E)に示すように、第2の露光量が与えられていない縮小対象領域に形成された前記直径0.25μm程度のコンタクトパターン22aは縮小して、直径0.1μm程度のコンタクトパターン22bとなる。また、第2の露光量が与えられた非縮小対象領域に形成されたパターンは縮小せずに、直径0.35μmのコンタクトパターン20のままである。非縮小対象領域のレジストパ

ターンには、135℃60秒での高温ベーク処理時の温度に対して十分な耐熱性を有する第2の露光量が与えられているため、ほぼパターン露光通りの寸法のパターンが得られる。

【0042】すなわち、本第1の実施の形態でレジストとして使用したTDUR-P015は、図3の各ポイントが菱形で記されたグラフに示すように、第2の露光量の量によって135℃60秒での高温ベーク処理後の径寸法が異なる。すなわち、第2の露光量が3.3mJ/cm²程度以上となると135℃60秒での高温ベーク処理時の温度に対して十分な耐熱性を有するようになるので円形パターンの径寸法が、第2露光を行わずに90℃60秒で通常ベーク処理して得られた通常プロセスでの円形パターンの径寸法(図3中では三角が記された位置の値)とほぼ同じとなる。

【0043】これに対し、第2の露光量が3.3mJ/cm²程度より少ない量であると感光が不充分であるため、高温ベーク処理時の温度に対して耐熱性が不充分となる。すなわち、第2の露光量が0mJ/cm²以上2.7mJ/cm²程度であると、第2の露光量を与えずに135℃60秒で高温ベーク処理して得られたプロセスでの円形パターンの径寸法(図3中では正方形が記された位置の値)とほぼ同じとなる。また、第2の露光量が2.7mJ/cm²程度から3.3mJ/cm²程度までの間はほぼ比例的に耐熱性が上がるため、ほぼ比例的に縮小率が小さくなって最終的に得られる円形パターンの径寸法も与えられる第2の露光量の大きさに比例して大きくなる。

【0044】また、第2の露光量は、比較的大きな領域に与えることができればよく、パターン露光時に用いたステッパー30等のように高解像度の露光装置を用いて第2の露光量を与える必要はない。そのため、パターン露光を行ったステッパー30とは別の比較的低解像度の別の露光装置により第2の露光を行うようにすることもできる。

【0045】すなわち、KrFエキシマレーザを備えた露光装置は、現段階では最新型の露光装置であるため、設備コストなどの点から数量が限定される傾向にある。したがって、最も可動率が高くなる。このことより、パターン露光はKrFエキシマレーザを備えた露光装置を用い、第2の露光量は可動率の低い他の機種種の露光装置を用いて与えることにより、可動率の高い露光装置に対する負荷が軽減され、効率的に処理することが可能となる。

【0046】なお、このときに使用する露光装置の光源としては、レジストが感光する光を照射するものであればよく、パターン露光での光と異なってもよい。例えば、上述のTDUR-P015は、i線をよっても感光するため、i線を照射する露光装置により第2の露光量を与えるようにすることも可能である。また、パター

ン露光で用いた単波長光源でなく、パターン露光で用いた単波長域を含む広帯域の光を照射するものでもよい。

【0047】なお、本実施の形態では、レジスト膜10を構成する材質としてTDUR-P015を用いた場合について説明したが、第2の露光量を与えることにより耐熱性が向上する性質のレジストであれば、TDUR-P015に限らず、例えば、TDUR-P007(商品名;東京応化工業株式会社製)、TDUR-P442(商品名;東京応化工業株式会社製)、SEPR402R(商品名;信越化学工業株式会社製)、DX3200P(商品名;クラリアントジャパン株式会社製)等の他の種類のレジストを使用できる。

【0048】もちろん、使用するレジストの種類によって第2の露光量に対応するパターンの縮小率が異なるので、各々UV光露光量と縮小率との関係とに基づいて最適なUV光露光量となるように調整すればよい。

【0049】このように、本第1の実施の形態によれば、異なる径寸法のコンタクトパターン、例えば、直径0.2μm程度以下で直径0.05μm程度までのコンタクトパターン等のように、解像限界以下の小さな寸法のコンタクトパターンと、例えば、直径0.2μm程度以上のコンタクトパターン等のように、解像限界よりも大きく露光により十分形成できる寸法のコンタクトパターンとをパターンが劣化することなく同時に形成できる。

【0050】(第2の実施の形態)図3の説明で上述したように、本第1の実施の形態でレジストとして使用したTDUR-P015は、第2の露光量が2.7mJ/cm²程度から3.3mJ/cm²程度までの間はほぼ比例的に耐熱性が上がるため、第2の露光量に対してほぼ比例的に縮小率が小さくなり、最終的に得られる円形パターンの径寸法も第2の露光量の大きさに比例して大きくなる。

【0051】本第2の実施の形態では、上記第1の実施の形態において、第2の露光量を与えた後に、ウエハ基板全面に、耐熱性が変化し始めるUV光露光量以上で、かつ、完全に耐熱性が向上する露光量以下のUV光露光量、例えば、2.7mJ/cm²程度から3.3mJ/cm²程度までの第3の露光量を与える。

【0052】この第3の露光量は、第2の露光量を与えられていない縮小対象領域のレジストに対して与えることで、高温ベーク処理での縮小率を細かく調整する。すなわち、第3の露光量を、2.7mJ/cm²程度から3.3mJ/cm²程度の間で制御することにより、高温ベーク処理温度での縮小対象領域のレジストの耐熱性が変わるので、高温ベーク処理後の縮小対象領域内のコンタクトパターンの縮小率を細かく調整することが可能である。

【0053】なお、非縮小対象領域は高温ベーク処理時にパターンが縮小しないように第2の露光量を与えられ

ているので、第3の露光量が与えられても高温ベーク処理時にパターンが縮小しないことには変わりがない。したがって、第3の露光量は、非縮小対象領域を覆うようにパターン形成されたレチクルを使用して与える必要がない。

【0054】また、第3の露光量は、例えば、図3に示すように、予めUV光の露光量と最終的に得られる寸法又はパターンの縮小率の関係を調べておき、得られた関係に基いて、最終的に必要なパターン寸法となるように決定する。

【0055】ここでは、例えば、 $2.8\text{ mJ}/\text{cm}^2$ 程度の第3の露光量をレジストパターンに与えた後、 135°C で60秒での高温ベーク処理を行った。この高温ベーク処理により、非縮小対象領域に形成されたパターンは縮小せずに、直径 $0.35\text{ }\mu\text{m}$ 程度のコンタクトパターン20のままとするが、縮小対象領域に形成された直径 $0.25\text{ }\mu\text{m}$ 程度のコンタクトパターンは上記第1の実施の形態と比較して縮小量が若干減って、例えば、直径 $0.15\text{ }\mu\text{m}$ 程度のコンタクトパターンとなる。なお、その他は上記第1の実施の形態と同様であるので説明は省略する。

【0056】このように、本第2の実施の形態によれば、異なる径寸法のコンタクトパターン、特に、解像限界以下の小さな寸法のコンタクトパターンと解像限界に達しない大きな寸法のコンタクトパターンとをパターンが劣化することなく良好に形成できるだけでなく、確実に所望の寸法に形成できる。

【0057】(第3の実施の形態) 高温ベーク処理時に、ベークプレートに部分的な温度むらが生じてベークプレート上に載置されたウエハ面内で部分的に $\pm 5^\circ\text{C}$ 程度の温度差が生じてしまうことがある。図4に示すように、高温ベーク処理時のレジストパターンの縮小率の 130°C から 135°C の 5°C 間で大きく変動するため、 135°C での高温ベーク処理においては同じパターンでもウエハ面内の位置に依存して縮小率が大幅に変わってしまい、図5に示すように、最終的に得られるコンタクトパターンの直径寸法がウエハ面内の位置によりばらついてしまうことがある。

【0058】そのため、第3の実施の形態では、図5に示すような高温ベーク処理時のウエハ面内に生じる温度差分布を予め求めておき、図4に示すように温度差分布に基いて生じる縮小率の誤差を相殺するように、各単位領域毎に与える露光量を補正する。

【0059】すなわち、図6(A)に示すように、 135°C で60秒高温ベーク処理終了後のウエハ面内では、目的とする縮小量よりも多く縮小してしまう部分が存在し、部分的に設計した寸法よりも小さくなる領域(粗い斜線部分、細かい斜線部分及び黒塗り部分)が形成される。なお、図6(A)では、粗い斜線部分、細かい斜線部分、黒塗り部分の順に縮小率が大きくなり、形成され

るコンタクトパターン径が粗い斜線部分、細かい斜線部分、黒塗り部分の順に小さくなっている。

【0060】したがって、高温ベーク処理前に、図6(B)に示すように、補正のための露光を行う。このときの露光は単位露光領域毎に行い、図6(A)に対応するように、粗い斜線部分、細かい斜線部分、黒塗り部分の順に補正露光量を多くする。このときの補正量は、その領域の高温ベーク温度に対する誤差温度と縮小率の変動量に基いて決定される。なお、白地で示した領域は補正の必要がないので補正のための露光処理は行わない。

【0061】これにより、高温ベーク処理終了後には、図6(C)に示すように、1つのウエハ面内においてほぼ寸法縮小量が均一となり、1つのウエハ面内においてほぼ基準寸法通りの複数のパターンが得られる。なお、この補正のための露光は、パターン露光前に行ってもよいし、コンタクトパターン形成後に行ってもよい。

【0062】なお、ウエハ面内に生じるばらつき要因として高温ベーク処理温度のばらつきの他にウエハ上に積層形成した各膜の膜厚バラツキなども挙げられるが、各膜の膜厚バラツキなどのその他のばらつき要因に基いたウエハ上の位置と縮小率との関係を予め求めておけば、上記と同様にして1つのウエハ面内においてほぼ寸法縮小量が均一となるようにすることが可能である。

【0063】このように、第3の実施の形態では、ウエハ面内に生じる各種ばらつき要因に応じて露光量を補正するため、高温ベーク処理後のウエハ面内のパターンの縮小率をほぼ均一に揃えることができ、パターンの寸法均一性を向上させることができる。

【0064】(第4の実施の形態) 第4の実施の形態は、上記第3の実施の形態の応用であり、上記の補正を図7に示す構成の一括露光装置で行う。図7に示す構成の一括露光装置は、大別して、KrFエキシマレーザ光源32、投影光学系34、フィルタ44及びステージ48から構成されている。

【0065】KrFエキシマレーザ光源32は波長 248 nm のディープUV光を一樣な強度で照射する。投影光学系34は、KrFエキシマレーザ光源32からのUV光がフィルタ44に照射される様に導く。なお、図7では、投影光学系34を1つのレンズで表しているが、1つに限らず複数のレンズから構成してもよい。

【0066】フィルタ44は、1つのチップを形成する単位領域よりも小さい単位領域毎に透過率が調整されている。すなわち、図8(A)に示すように、 135°C で60秒高温ベーク処理終了後のウエハ面内では、目的とする縮小量よりも多く縮小してしまう部分が存在し、部分的に基準寸法よりも小さくなる領域(粗い斜線部分、細かい斜線部分及び黒塗り部分)が形成される。なお、図8(A)では、粗い斜線部分、細かい斜線部分、黒塗り部分の順に縮小率が大きくなる。

【0067】したがって、図8(B)に示すように、フ

フィルタ 44 の透過率を粗い斜線部分、細かい斜線部分、黒塗り部分の順に大きくする。なお、白地で示した領域は補正の必要がないので遮光領域とする。

【0068】このように透過率を調整したフィルタ 44 により補正のための露光を行なった後、135℃で60秒高温バーク処理を行うことにより、図 8 (C) に示すように、1つのウエハ面内においてほぼ寸法縮小量が均一となり、1つのウエハ面内においてほぼ基準寸法通りの複数のパターンが得られる。なお、この補正のための露光は、パターン露光前に行ってもよいし、コンタクト 10

パターン形成後に行ってもよい。

【0069】また、第 4 の実施の形態の一括露光装置では、光源として KrF エキシマレーザ光源 32 を用いる構成としているが、KrF エキシマレーザ光源 32 に限らず、レジストが感光する光を照射する光源であればパターン露光での光と異なってもよい。もちろん、上記第 1 の実施の形態と同様に、i 線を照射する光源やパターン露光で用いた単波長域を含む広帯域の光を照射する光源などを使用することができる。

【0070】このような構成の一括露光装置を用いることにより、スループットが大幅に向上する。もちろん、一括露光装置の構成も比較的簡易であるので、一括露光装置を製造するためのコストもかからないという利点がある。

【0071】(第 5 の実施の形態) また、最終的に得られる SiO₂ 膜 12 (図 1 参照) のパターン寸法が図 9 (B) に示すように、1つのウエハ面内で場所により大きくばらつく場合がある。これは形成したレジストパターンをマスクとして下層の SiO₂ 膜 12 (図 1 参照) をエッチングするエッチング処理などの他のプロセスで 30

の要因に起因している。

【0072】したがって、第 5 の実施の形態では、最終的に得られる 1つのウエハ面内での寸法ばらつきが相殺されるように、各単位領域毎に与える露光量を補正する。

【0073】例えば、バークプレート内の温度差に起因する縮小率のばらつきを補正するための露光を行わないで高温バーク処理を行った後のウエハ面内に、図 9

(A) に示すように、部分的に基準寸法よりも小さくなる領域 (粗い斜線部分、細かい斜線部分及び黒塗り部分) が形成され、更に、形成したレジストパターンをマスクとして下層の SiO₂ 膜 12 をエッチングした場合、最終的に得られる SiO₂ パターンの寸法に、図 9 (B) に示すような寸法ばらつきが生じるとする。

【0074】この場合、高温バーク処理を行った後の縮小分布が図 9 (B) に示す最終的な寸法ばらつき分布を相殺するように、ウエハ面内の縮小率のばらつき分布 (図 9 (D)) を決定し、図 9 (A) に示すバークプレート内の温度差に起因する縮小率のばらつき分布が、図 9 (D) に示す縮小率のばらつき分布になるように、縮 50

小率のばらつきを補正するための露光量 (図 9 (C)) を決定する。

【0075】このように縮小率のばらつきを補正するための露光量 (図 9 (C)) を調整することにより図 9

(E) に示すように、プロセス終了後の 1つのウエハ面内においてほぼ寸法縮小量が均一となり、1つのウエハ面内においてほぼ基準寸法通りの複数のパターンが得られる。なお、この補正のための露光は、上述の第 1 の実施の形態で説明したステッパー 30 により行ってもよいし、第 4 の実施の形態で説明した構成の一括露光装置で行うようにしてもよい。

【0076】なお、上記第 1 の実施の形態から第 5 の実施の形態では、形成するパターンを全てコンタクトパターンとして説明したが、もちろん、埋め込み配線パターンなどを形成する際のレジストパターンなどのように、他の種類のパターンにも本発明は適用することが可能である。

【0077】上記第 1 の実施の形態から第 5 の実施の形態では、高温バーク処理温度を 135℃としたが、高温バーク処理温度は特にこの温度に限定されるわけではなく、レジストの種類等によって適宜変更できる。また、第 2 の露光量と第 3 の露光量の少なくとも一方を調整するだけでなく、高温バーク処理温度を調整することによってもレジストパターンの縮小率を調節できるので、レジストパターンの縮小率の制御を目的として高温バーク処理温度を変更してもよい。第 2 の露光量と第 3 の露光量の少なくとも一方の調整と共に、高温バーク処理温度の調整との両方を制御することにより、より精密に縮小率を調節することが可能である。

【0078】また、上記第 1 の実施の形態から第 5 の実施の形態では、KrF エキシマレーザ光源を用いて露光を行う場合について説明しているが、使用する露光光の種類に対応して使用が決定されるレジストが感光量に応じてバーク温度に対する耐熱性を変化させる性質を持つものであれば、例えば、ArF エキシマレーザ光源を用いて露光を行う場合等にも応用することができる。

【0079】なお、上記第 1 の実施の形態から第 5 の実施の形態で挙げたコンタクトパターンのサイズは、全て一例であり、本発明はこれらのサイズに限定されるものではなく、目的に応じてコンタクトパターンのサイズを適宜選択することができる。また、コンタクトパターンが縮小率も全て一例であり、使用するレジストの種類により変動する値であることはいうまでもない。

【0080】

【発明の効果】以上説明したように、請求項 1、請求項 2、請求項 3 及び請求項 6 に記載の発明によれば、解像限界以上の比較的大きな寸法のパターンと解像限界以下の微細寸法のパターンの両方を同時に形成でき、かつ、形状が劣化することなく良好に形成されたレジストパターンが得られる、という効果が得られる。

【0081】また、請求項4の発明によれば、高温ベーク処理時にベークプレートなどの加熱体の加熱状態等に起因して1つのウエハ面内で温度差が生じた場合でも1つのウエハ面内での縮小率をほぼ同じように揃えることができる、という効果が得られる。

【0082】更に、請求項5の発明によれば、高温ベーク処理以外の他のプロセス要因などにより1つのウエハ面内に生じる寸法ばらつきを補正して1つのウエハ面内での縮小率をほぼ同じように揃えることができる、という効果が得られる。

【0083】また、請求項7の発明によれば、より精密に高温ベーク時のパターンの縮小率を調整することができる、という効果が得られる。

【0084】請求項8から請求項10の発明によれば、比較的簡単な構成であり、露光装置を製造するためのコストもかからないだけでなく、第2の露光、第3の露光及び補正のための露光を行えるので、KrFエキシマレーザを光源とした可動率の高い露光装置の負荷を軽減できる、という効果が得られる。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態のレジストパターンの形成方法を示すフロー図である。

【図2】第1の実施の形態で使用したステッパーの概略構成を示す説明図である。

【図3】第2の露光量と135℃60秒で高温ベーク処理後のコンタクトパターン形との関係を示すグラフである。

【図4】ベーク温度と得られるコンタクトパターン径との関係を示すグラフである。

【図5】ウエハ中心を原点(0, 0)とし、原点を中心として40mm四方の矩形領域内において、高温ベーク処理時に生じるコンタクトパターン寸法分布を示す図である。

【図6】(A)は135℃で60秒高温ベーク処理したときのウエハ面内での寸法分布を示す図であり、(B)は図6(A)に基いて決定したウエハ面内での補正露光量の分布を示す図であり、図6(C)は図6(B)の補正露光量を与えてから高温ベーク処理した後のウエハ面内での寸法分布を示す図である。

【図7】第4の実施の形態で使用した一括露光装置の概略構成を示す説明図である。

【図8】(A)は135℃で60秒高温ベーク処理したときのウエハ面内での寸法分布を示す図であり、(B)は図8(A)に基いた補正露光量に応じて決定されたフィルタの透過率の分布であり、(C)は図8(B)のフィルタにより調節された補正露光量を与えてから高温ベーク処理した後のウエハ面内での寸法分布を示す図である。

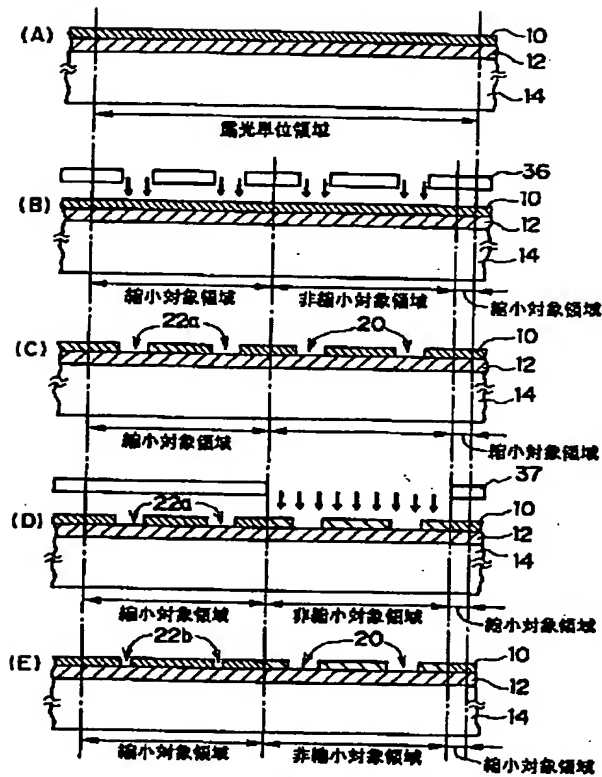
10 【図9】図9(A)はベークプレート内の温度差に起因するレジストパターンの縮小率のばらつき分布を示す図であり、(B)は図9(A)のレジストパターンを用いてエッチングした後のウエハ面内に生じる寸法ばらつき分布を示す図であり、(C)はエッチングした後のウエハ面内に生じる寸法ばらつきをなくすように調整した補正露光量分布を示す図であり、(D)は図9(C)の補正露光量を与えてから高温ベーク処理して得られるレジストパターンの縮小率のばらつき分布を示す図であり、(E)は図9(D)のレジストパターンを用いてエッチングした後のウエハ面内に生じる寸法ばらつき分布を示す図である。

20 【図10】従来のレジストパターンの形成方法で露光解像度以下の寸法のコンタクトパターンと露光解像度よりも大きな寸法のコンタクトパターンとを同時に形成した場合のパターンの形状劣化を説明する図である。

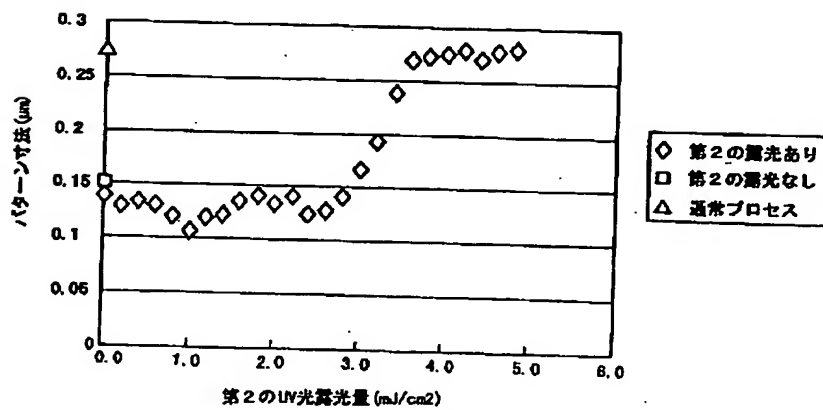
【符号の説明】

- 10 レジスト膜
- 12 SiO₂膜
- 14 ウエハ
- 20、22a、22b コンタクトパターン
- 30 ステッパー
- 32 エキシマレーザ光源
- 34 投影光学系
- 36 第1レチクル
- 37 第2レチクル
- 38 縮小光学系
- 40、48 ステージ
- 42 制御部
- 44 フィルタ

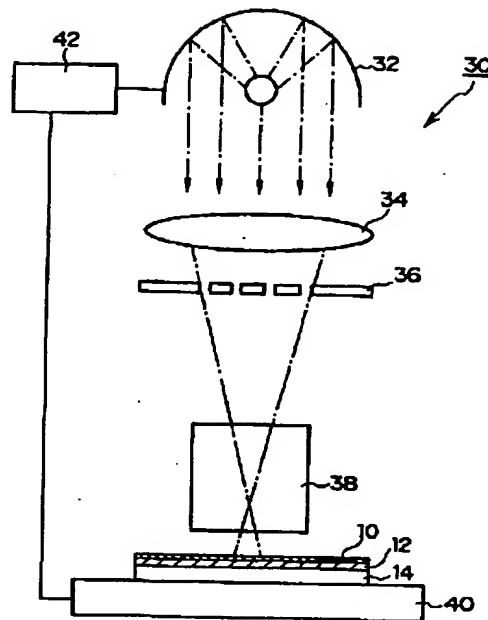
【図1】



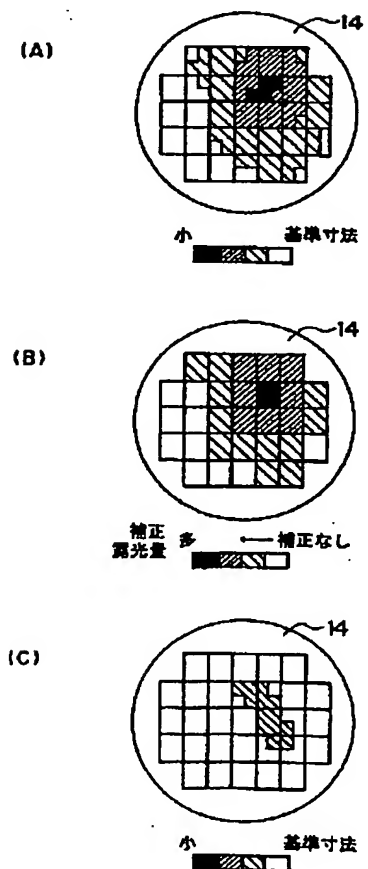
【図3】



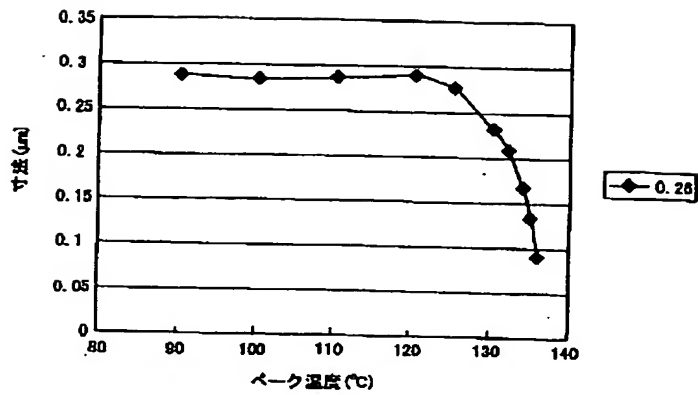
【図2】



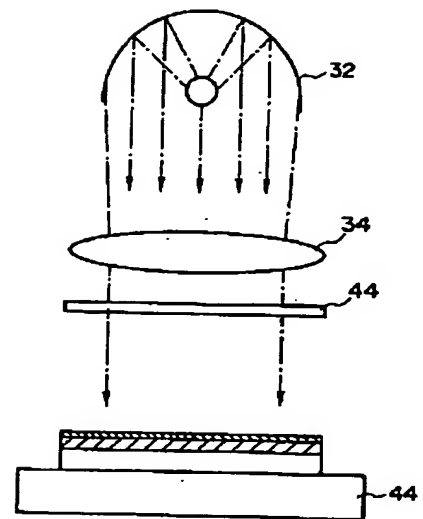
【図6】



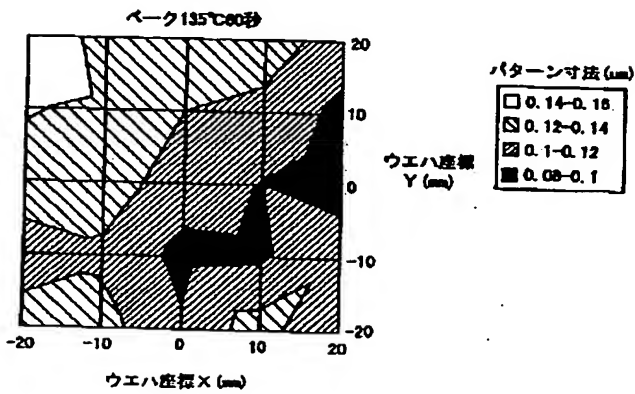
【図4】



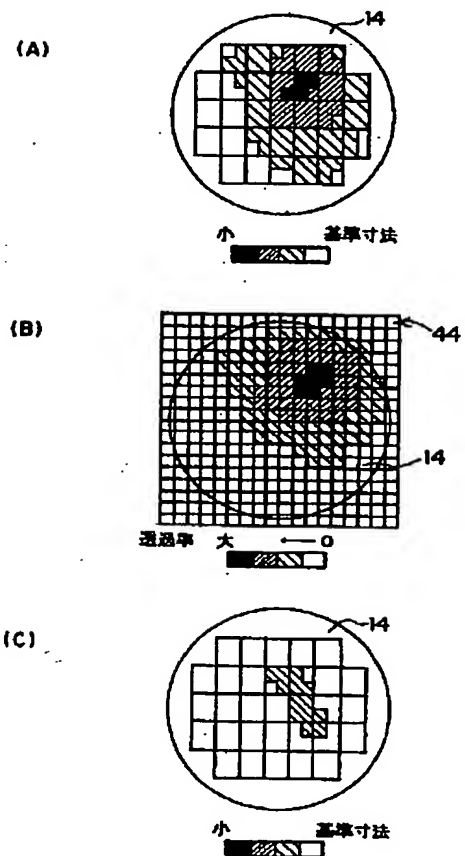
【図7】



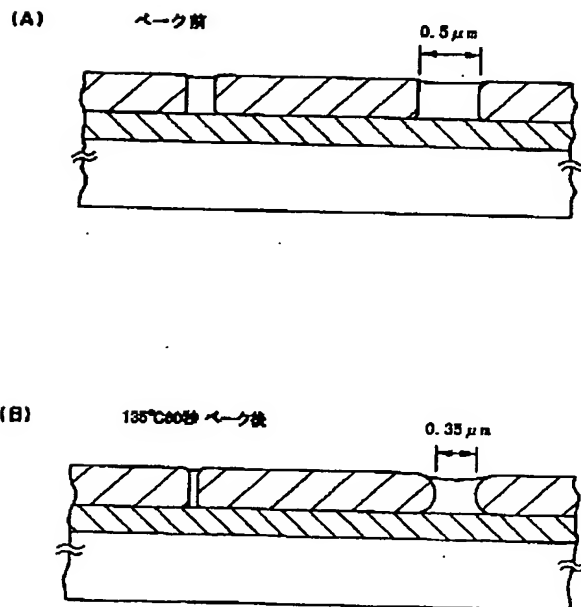
【図5】



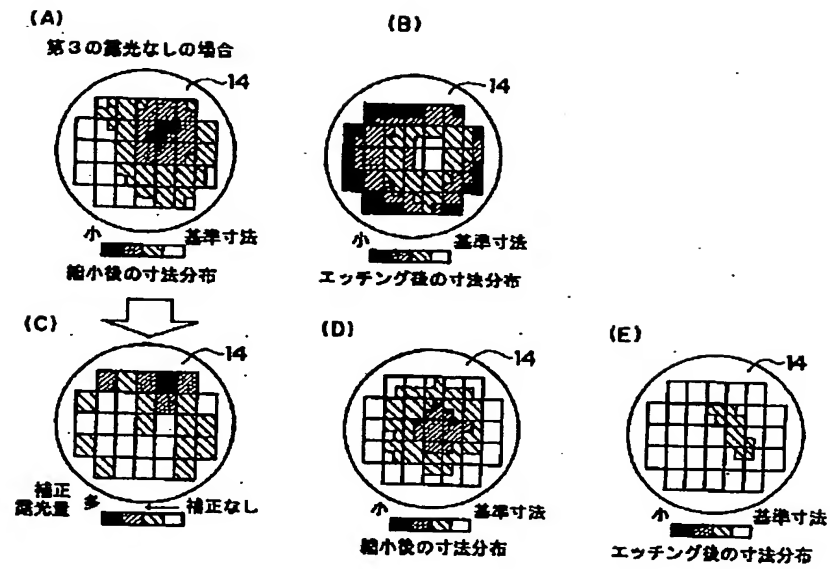
【図8】



【図10】



【図 9】





US006511794B1

(12) **United States Patent**
Furukawa

(10) Patent No.: **US 6,511,794 B1**
(45) Date of Patent: **Jan. 28, 2003**

(54) **METHOD OF FORMING RESIST PATTERN,
AND EXPOSURE DEVICE**

FOREIGN PATENT DOCUMENTS

(75) Inventor: Takamitsu Furukawa, Tokyo (JP)

JP 11-119443 4/1999

(73) Assignee: Oki Electric Industry Co., Ltd. (JP)

* cited by examiner

(*) Notice: Subject to any disclaimer, the term of this patent is extended or adjusted under 35 U.S.C. 154(b) by 122 days.

Primary Examiner—Kathleen Duda

(74) Attorney, Agent, or Firm—Venable; James R. Burdett

(57) **ABSTRACT**

A method of forming a resist pattern and an exposure device using the method are provided in which a relatively large pattern, whose dimension is greater than a resolution limit of a KrF exposure technique, and an extremely fine pattern, whose dimension is less than or equal to the resolution limit of the KrF exposure technique, can be formed well and simultaneously. Two patterns are exposed simultaneously by deep UV light of a wavelength of 248 nm on a resist film 10 formed of TDUR-P015 and formed on a surface of an SiO₂ film 12. The two patterns are: a circular pattern of a dimension which is made larger, in accordance with a shrinkage rate, than a finally required pattern dimension, which circular pattern is formed at regions to be shrunk; and a circular pattern of a dimension which is finally required, which circular pattern is formed at regions not to be shrunk. A UV light exposure amount, which is of an amount such that heat resistance of the TDUR-P015 forming the resist film 10 improves and the resist pattern does not shrink, is applied only onto the regions not to be shrunk of the resist pattern obtained by development. Then, high temperature bake processing at 135° C. for 60 seconds is carried out.

(21) Appl. No.: 09/664,003

(22) Filed: Sep. 18, 2000

(30) Foreign Application Priority Data

Mar. 27, 2000 (JP) 2000-085788

(51) Int. Cl.⁷ G03F 7/20

(52) U.S. Cl. 430/328; 430/322; 430/330;
430/394

(58) Field of Search 430/311, 322,
430/328, 330, 394

(56) **References Cited**

U.S. PATENT DOCUMENTS

5,648,198 A * 7/1997 Shibata 430/296
2001/0007732 A1 * 7/2001 Iwasaki 430/5

20 Claims, 10 Drawing Sheets

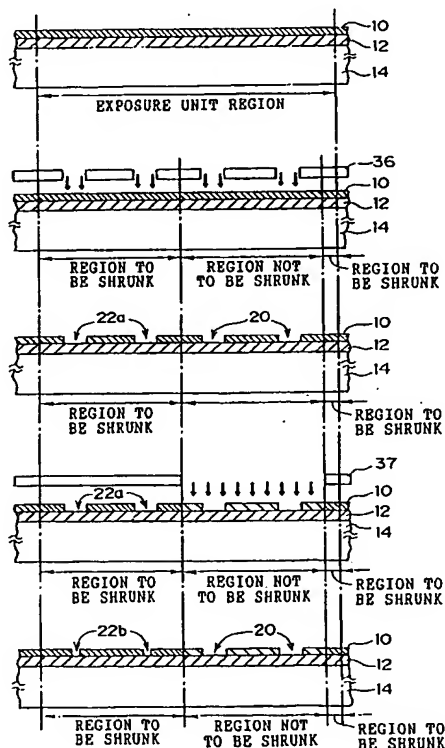


FIG. 1A

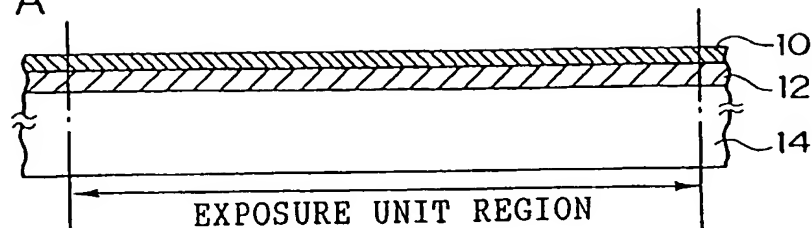


FIG. 1B

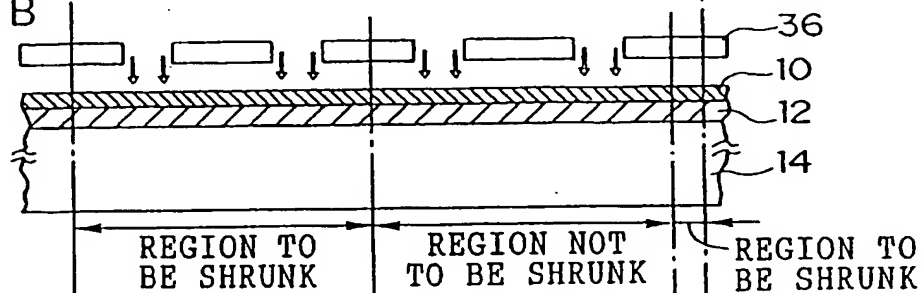


FIG. 1C

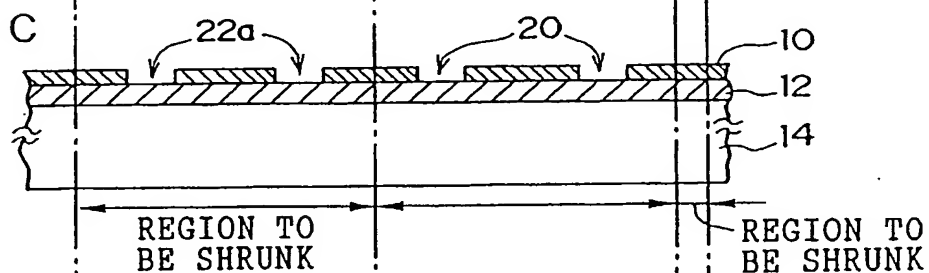


FIG. 1D

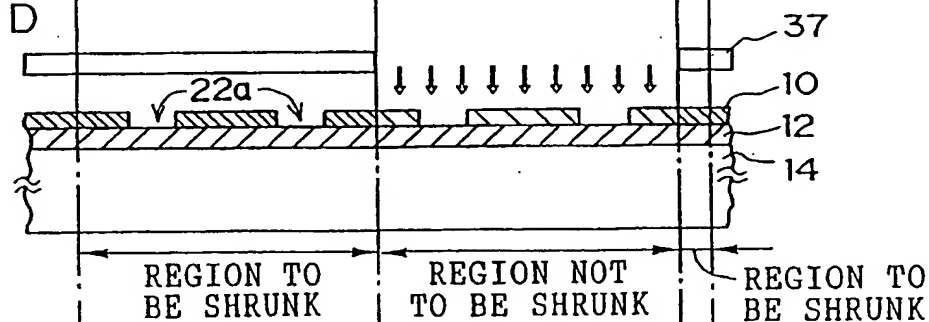


FIG. 1E

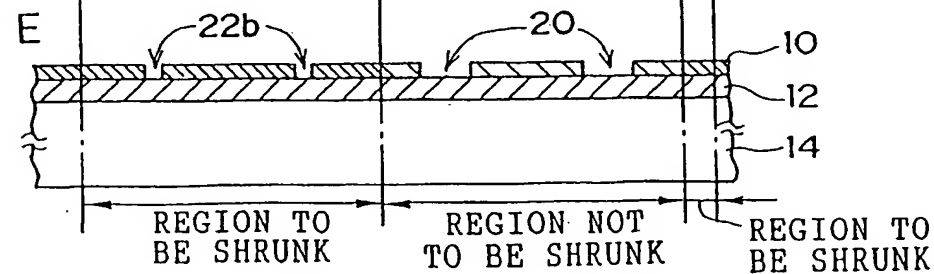


FIG. 2

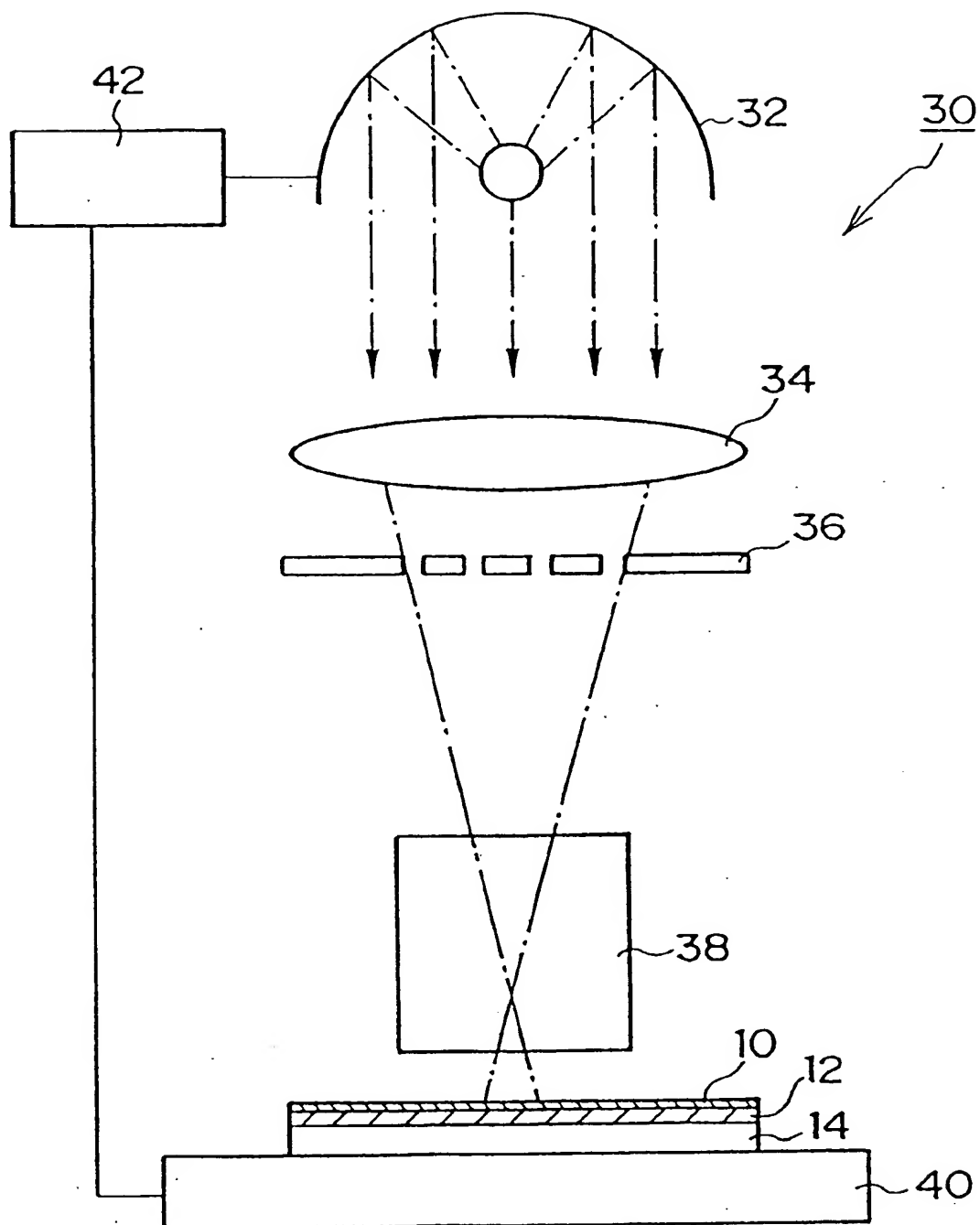


FIG. 3

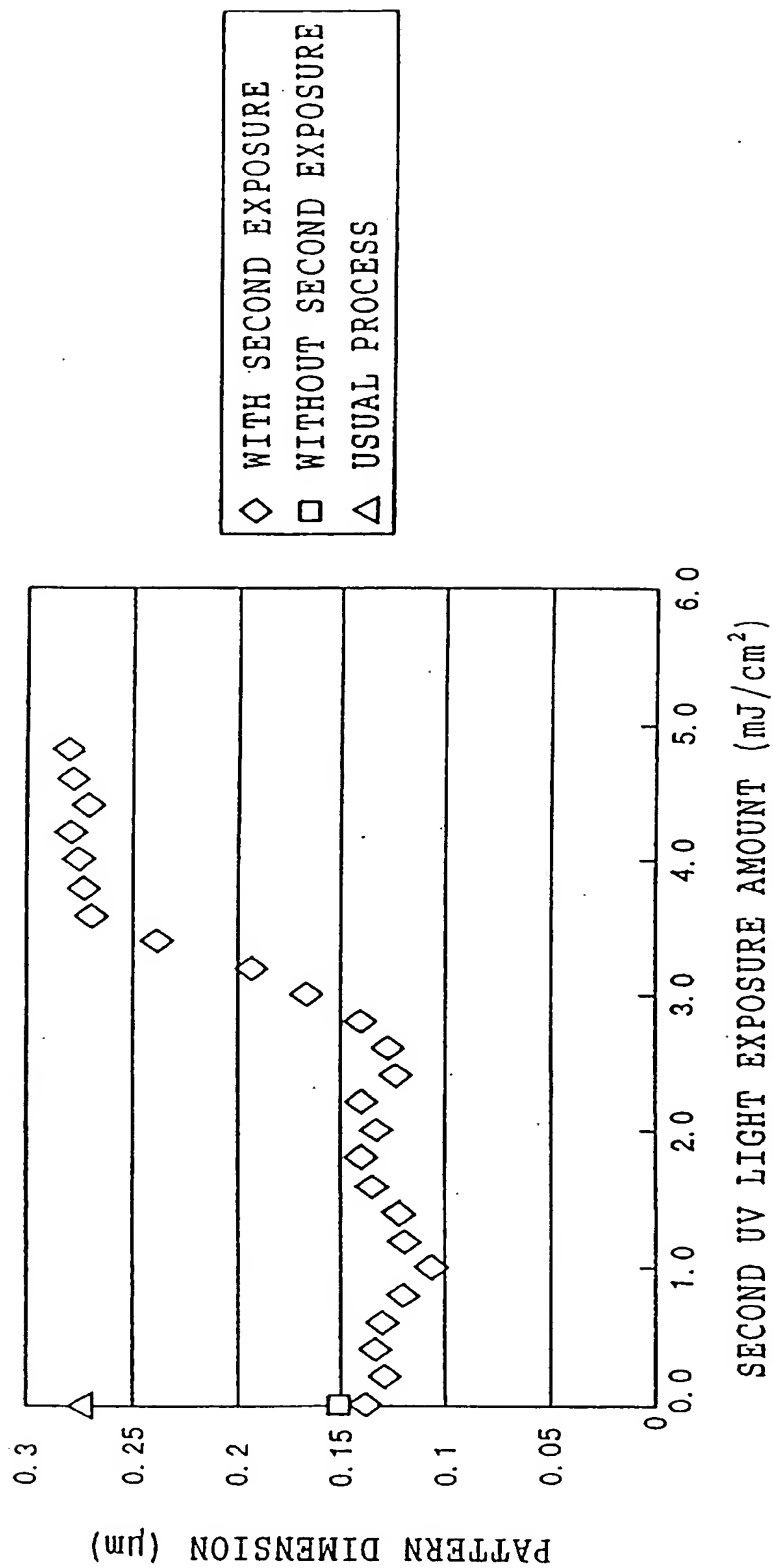


FIG. 4

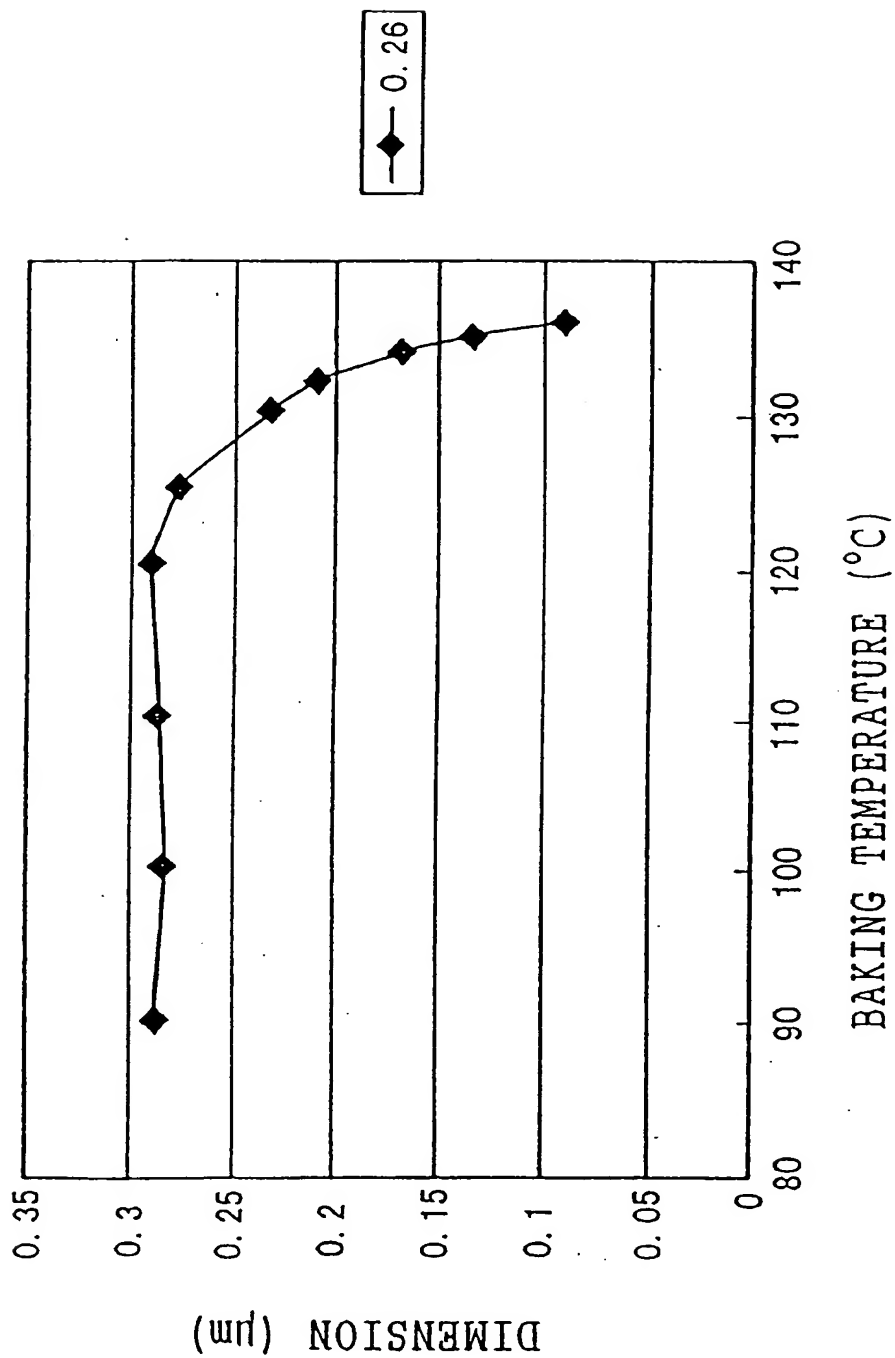


FIG. 5

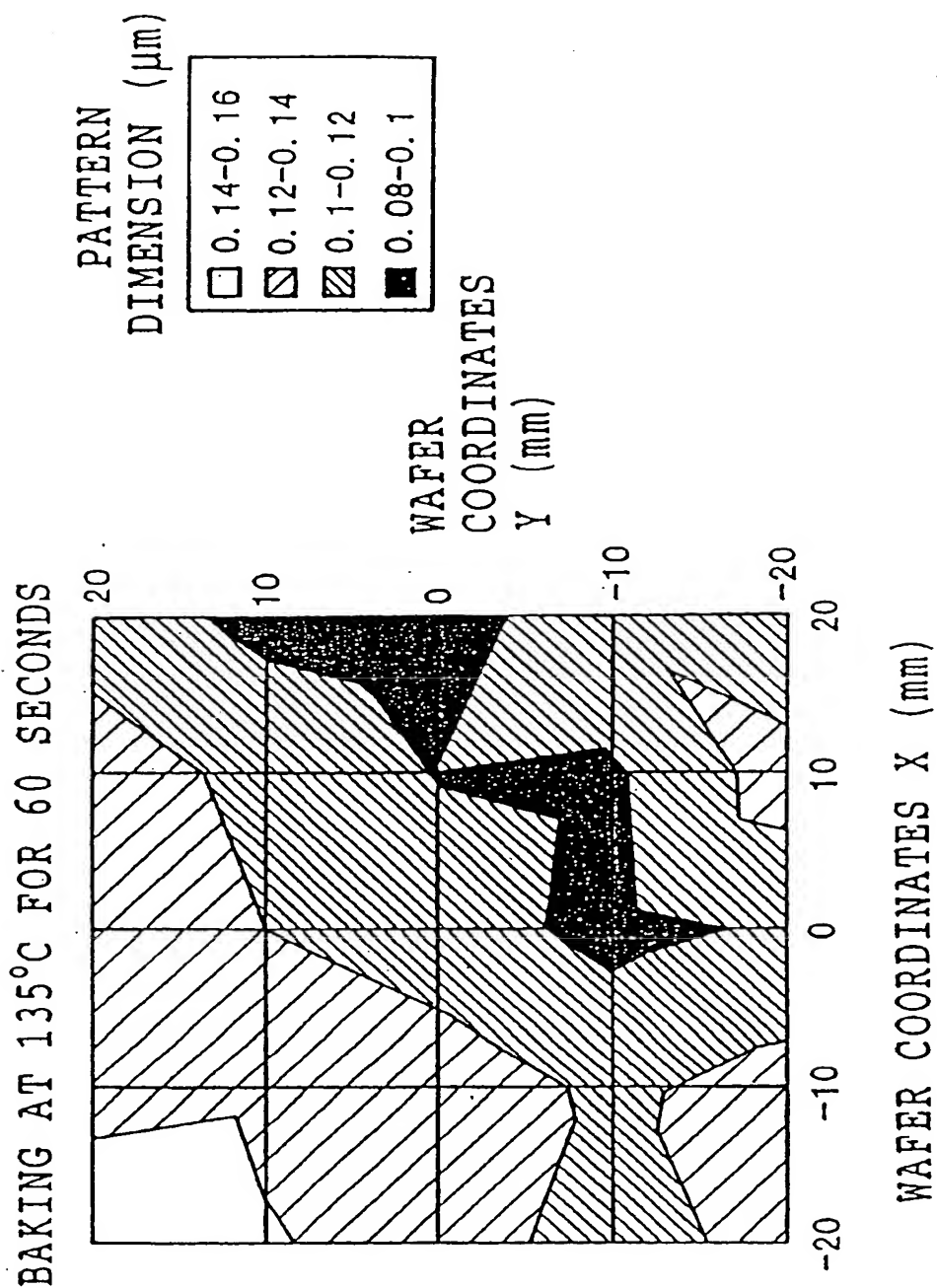
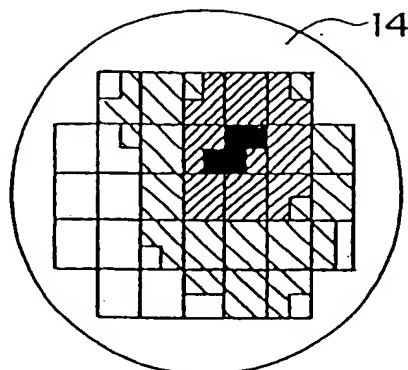


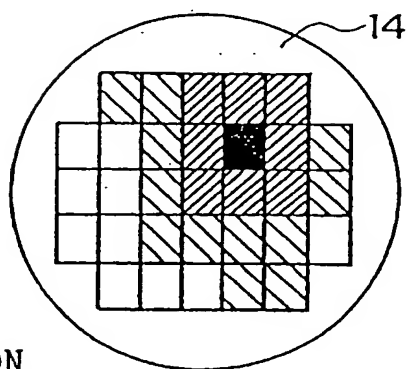
FIG. 6 A



SMALL STANDARD DIMENSION



FIG. 6 B

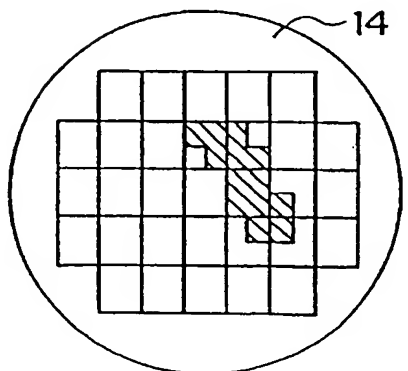


CORRECTION
EXPOSURE
AMOUNT

HIGH ← NO CORRECTION



FIG. 6 C



SMALL STANDARD DIMENSION



FIG. 7

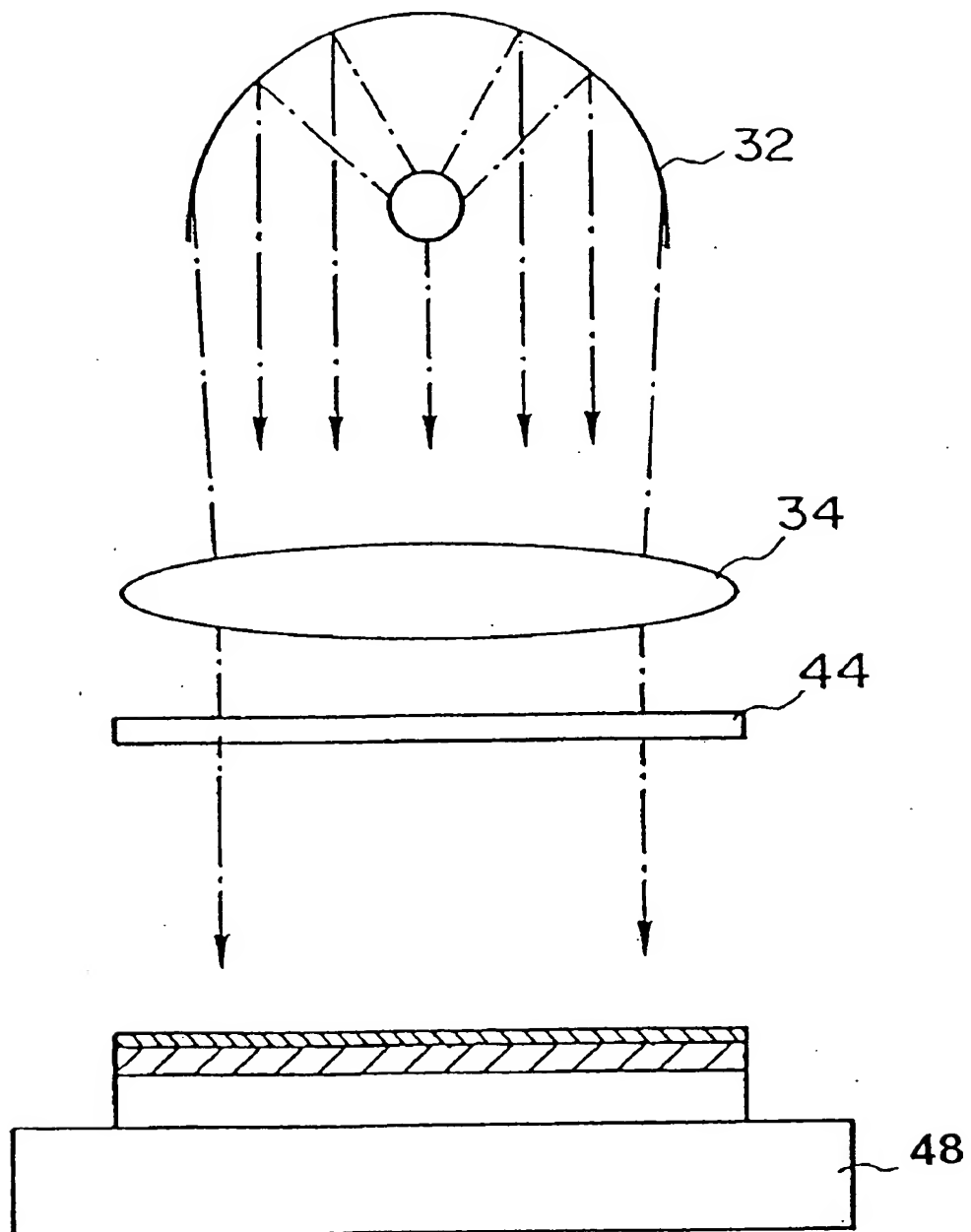
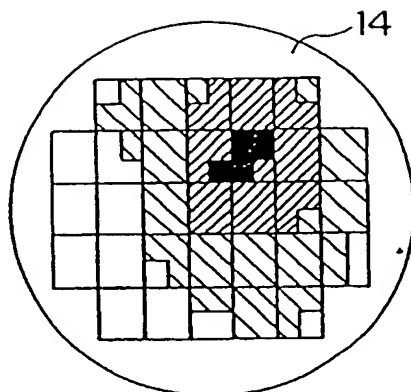


FIG. 8 A



SMALL STANDARD DIMENSION


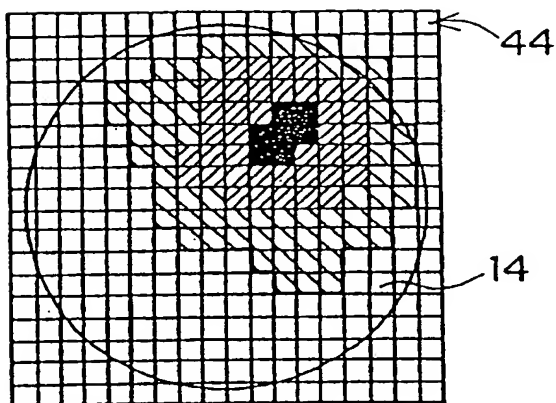


FIG. 8 B

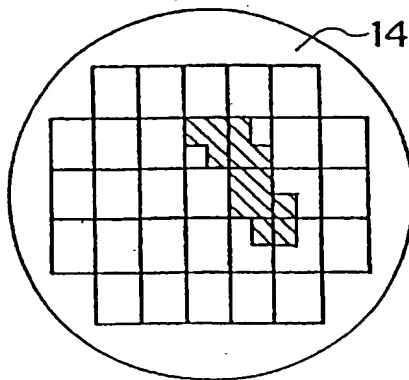


TRANSMISSION
RATE

LARGE ← 0



FIG. 8 C



SMALL STANDARD DIMENSION


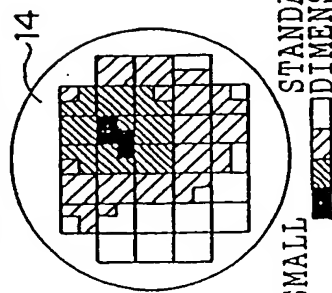


FIG. 9 A

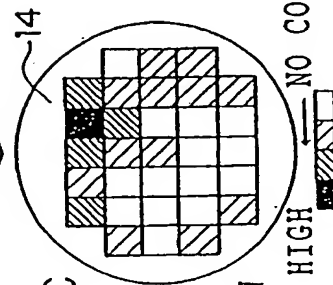
WHEN THERE IS NO
THIRD EXPOSURE



DISTRIBUTION OF DIMENSIONS
AFTER SHRINKING

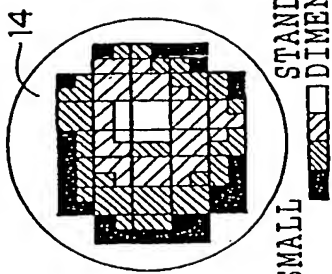


FIG. 9 C



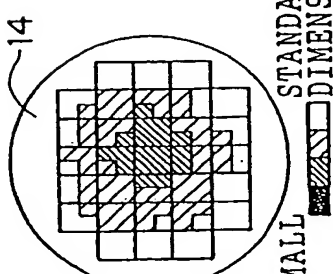
CORRECTION
EXPOSURE
AMOUNT

FIG. 9 B



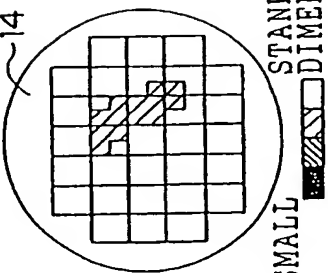
DISTRIBUTION OF DIMENSIONS
AFTER ETCHING

FIG. 9 D



DISTRIBUTION OF
DIMENSIONS AFTER
SHRINKING

FIG. 9 E



DISTRIBUTION OF
DIMENSIONS AFTER
ETCHING

FIG. 10A

PRIOR ART

BEFORE BAKING

$0.5\ \mu\text{m}$

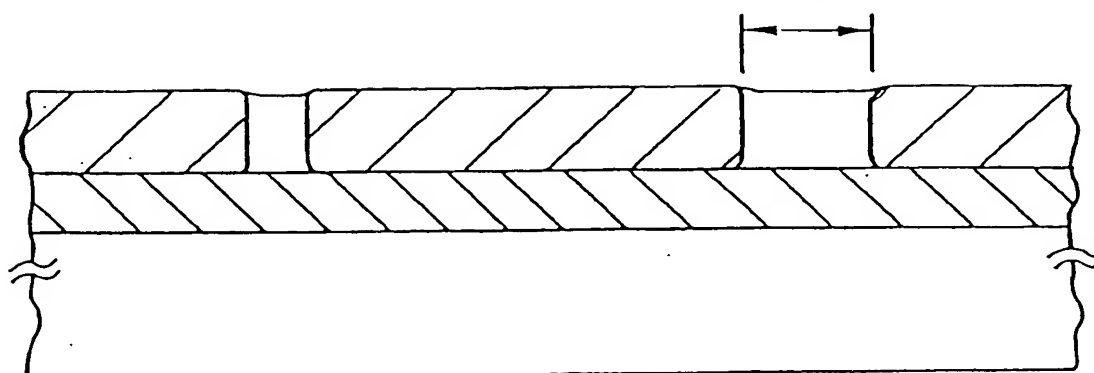
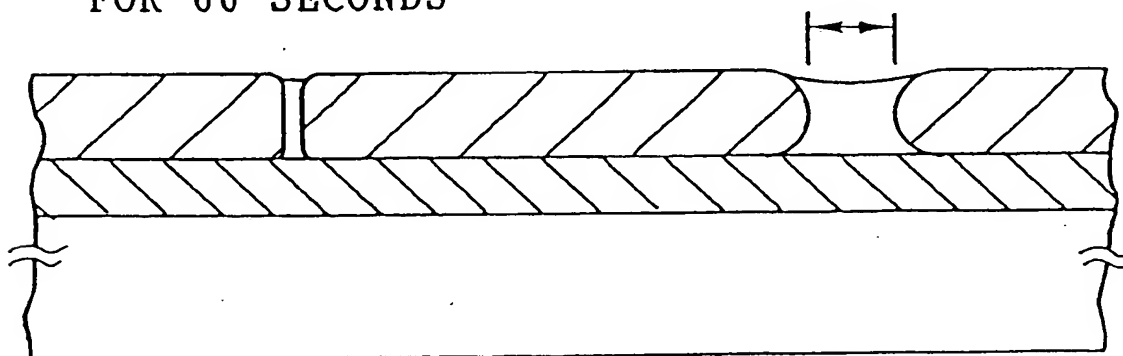


FIG. 10B

PRIOR ART

AFTER BAKING AT 135°C
FOR 60 SECONDS

$0.35\ \mu\text{m}$



METHOD OF FORMING RESIST PATTERN, AND EXPOSURE DEVICE

BACKGROUND OF THE INVENTION

1. Field of the Invention

The present invention relates to a method of forming a resist pattern and to an exposure device, and in particular, to a method of forming a resist pattern and an exposure device which are based on an exposure technique using a KrF excimer laser as a light source in the production of a semiconductor integrated circuit.

2. Description of the Related Art

Conventionally, in manufacturing a semiconductor integrated circuit, in order to form a finer pattern, a KrF exposure technique has been mainly used, in which deep UV light having a wavelength of 248 nm is emitted as exposure light from a KrF excimer laser light source. In this KrF exposure technique, it is possible to form a pattern of about 0.2 μm .

Japanese Patent Application Laid-Open (JP-A) No. 11-119443 discloses, in such a KrF exposure technique, a technique in which a fine pattern of about 0.2 μm or less is obtained by shrinking the resist pattern (e.g., shrinking the internal diameter of the hole pattern formed at the resist) by baking the resist at a temperature which is higher than the usual baking which is carried out in order to remove the residual solvent and the residual moisture which remain after the resist pattern has been formed. In accordance with this technique, it is possible to form a pattern of about 0.1 μm or less, which exceeds the resolution limit of the KrF exposure technique.

The method disclosed in the aforementioned JP-A-11-119443 is suited to the formation of an extremely fine pattern for which the size (dimension) of a feature (e.g., the diameter of a contact hole, the width of an embedded wiring, or the like) is less than or equal to the resolution limit of the KrF exposure technique. However, for a relatively large pattern whose feature dimension is greater than the resolution limit of the KrF exposure technique, the pattern after baking deteriorates, and thus, this method is not preferable.

For example, as illustrated in FIG. 10A, when holes (a contact hole pattern) of a diameter of about 0.25 μm and holes (a contact hole pattern) of a diameter of about 0.5 μm are formed in a resist and the resist is baked for 60 seconds at around 135° C., as illustrated in FIG. 10B, the side walls at the holes (the contact hole pattern) of a diameter of about 0.25 μm do not deform and only the diameter decreases such that holes of a diameter of about 0.1 μm are formed. However, at the holes (the contact hole pattern) having a diameter of about 0.5 μm , the resist side walls forming the pattern curve towards the centers of the holes, such that deformed holes whose smallest diameter is 0.35 μm are formed.

When a resist having holes of such configurations is used as a mask in the etching process which is carried out later, the portions corresponding to the peaks of the convex shapes of the resist are gradually removed as the film to be processed, which is the layer therebeneath, is etched. In addition, the resist side walls are curved toward the centers of the holes and the smallest diameter thereat is 0.35 μm . Therefore, considering that the diameter of the bottom surface of the hole which is nearer to the surface of the film to be processed is greater than 0.35 μm and that the film to be processed can be somewhat side-etched at the border

region at the time of etching, a hole of a diameter much larger than the desired diameter is formed in the film to be processed. This tendency becomes marked particularly when the diameter of the resist pattern before baking is greater than 0.5 μm .

SUMMARY OF THE INVENTION

In view of the aforementioned, an object of the present invention is to provide a method of forming a resist pattern in which a relatively large pattern, whose feature dimension is greater than the resolution limit of the KrF exposure technique, and an extremely fine pattern, whose feature dimension is less than or equal to the resolution limit of the KrF exposure technique, can be formed well simultaneously.

In order to achieve the above object, an aspect of the present invention is a method for forming a resist pattern including the steps of: subjecting a resist, which is applied on a surface of an object to be processed, to pattern exposure in which a first exposure amount for forming a pattern is applied to the resist; forming a resist pattern by developing the resist; subjecting the resist pattern to a second exposure in which a second exposure amount, which adjusts a shrinkage rate of the resist pattern, is applied to the resist pattern; and subjecting the resist to a bake process at a temperature at which the resist flows.

Namely, for a resist pattern formed on an object to be processed, the heat resistance of the resist is changed by carrying out an exposure which applies a second exposure amount. The heat resistance of the resist affects the shrinkage rate of the resist pattern at the time of high temperature bake processing. The greater the heat resistance, the lower the shrinkage rate. Because the heat resistance of the resist varies in accordance with the second exposure amount, in the first aspect of the present invention, the shrinkage rate of the resist pattern at the time of high temperature bake processing is adjusted by adjusting the second exposure amount.

Namely, a heat resistance of the resist is desired which is such that the shrinkage rate of the resist pattern is a predetermined shrinkage rate. By applying the amount of exposure, which results in this heat resistance, as the second exposure amount, the shrinkage rate of the resist pattern is adjusted, and the resist pattern can be shrunk to a desired dimension.

Control may be carried out such that second exposure amount is applied to the resist pattern at the regions to be shrunk and the shrinkage rate of the resist pattern is adjusted such that the resist pattern is shrunk to a desired dimension. Conversely, control may be carried out such that the second exposure amount is applied to the resist pattern at the regions to be shrunk such that shrinkage of the resist pattern is suppressed.

BRIEF DESCRIPTION OF THE DRAWINGS

FIGS. 1A-1E illustrate a flow of processing of a method of forming a resist pattern of a first embodiment of the present invention.

FIG. 2 is a diagram for explaining the schematic structure of a stepper used in the first embodiment.

FIG. 3 is a graph illustrating the relationship between a second exposure amount and contact hole pattern shapes after high temperature bake processing at 135° C. for 60 seconds.

FIG. 4 is a graph illustrating the relationship between baking temperatures and a contact hole pattern diameters.

3

FIG. 5 is a diagram illustrating a contact hole pattern dimension distribution which arises at the time of high temperature bake processing in a square region which is 40 mm by 40 mm and is centered around an origin (0.0) which is a center of a wafer.

FIG. 6A is a diagram showing a distribution of contact hole pattern dimensions at a wafer surface at the time of high temperature bake processing at 135° C. for 60 seconds.

FIG. 6B is a diagram showing a distribution of correction exposure amounts at a wafer surface, as determined on the basis of FIG. 6A.

FIG. 6C is a diagram showing a distribution of contact hole pattern dimensions at a wafer surface after the correction exposure amounts in FIG. 6B have been applied and then high temperature bake processing has been carried out.

FIG. 7 is a diagram for explanation, and illustrates a schematic structure of a batch exposure device used in a fourth embodiment.

FIG. 8A is a diagram showing a distribution of contact hole pattern dimensions at a wafer surface at the time of high temperature bake processing at 135° C. for 60 seconds.

FIG. 8B is a diagram showing a distribution of transmission rates of a filter determined in accordance with correction exposure amounts based on FIG. 8A.

FIG. 8C is a diagram showing a distribution of contact hole pattern dimensions at a wafer surface after correction exposure amounts adjusted by the filter having the distribution of transmission rates of FIG. 8B have been applied and then high temperature bake processing has been carried out.

FIG. 9A is a diagram showing a distribution of the dispersion in the shrinkage rate of a resist pattern caused by differences in temperature at a bake plate.

FIG. 9B is a diagram showing a distribution of the dispersion in the pattern dimension at a wafer surface after etching using the resist pattern of FIG. 9A has been carried out.

FIG. 9C is a diagram showing a correction exposure amount distribution which has been adjusted such that the dispersion in the dimension at the wafer surface after etching is eliminated.

FIG. 9D is a diagram showing a distribution of the dispersion in the shrinkage rate of a resist pattern obtained by the correction exposure amounts of FIG. 9C being applied and then high temperature bake processing being carried out.

FIG. 9E is a diagram showing a distribution of the dispersion in the pattern dimension arising at a wafer surface after etching by using the resist pattern of FIG. 9D has been carried out.

FIG. 10A is a diagram illustrating the configuration of a resist before high temperature bake processing, and is for explaining the deterioration in the configuration of a resist pattern in a case in which a contact hole pattern, which is of a dimension which is less than or equal to an exposure resolution, and a contact hole pattern, which is of a dimension which is greater than the exposure resolution, are formed simultaneously by a conventional method of forming a resist pattern.

FIG. 10B is a diagram illustrating the configuration of a resist after high temperature bake processing at 135° C. for 60 seconds, and is for explaining the deterioration in the configuration of a resist pattern in a case in which a contact hole pattern, which is of a dimension which is less than or equal to a dimension limited by an exposure resolution, and a contact hole pattern, which is of a dimension which is

4

greater than the dimension limited by the exposure resolution, are formed simultaneously by a conventional method of forming a resist pattern.

DESCRIPTION OF THE PREFERRED EMBODIMENTS

Embodiments of the present invention will be described hereinafter with reference to FIGS. 1A through 4. In the embodiments, the method of forming a resist pattern and the exposure device of the present invention are applied to a case in which a KrF excimer laser is used as the light source, and a contact hole pattern of a resist is formed by using as the resist TDUR-P015 (manufactured by Tokyo Ohka Kogyo Co., Ltd.), which is a type of resist used with UV light and is a chemically-amplified positive resist used with KrF lasers.

First Embodiment

First, as illustrated in FIG. 1A, a silicon dioxide film (SiO₂ film) 12, which is a film to be processed and is the object of etching, is formed on the surface of a wafer (substrate). TDUR-P015 is coated onto the surface of the SiO₂ film 12 to a film thickness of, for example, about 1.0 μm, to form a resist film 10.

Next, by using a stepper 30 structured as illustrated in FIG. 2 (a stepping projection aligner; see FIG. 2; details to be described later), pattern exposure is carried out as shown in FIG. 1B per exposure unit region by using deep UV light of a wavelength of, for example, 248 nm. At this time, a pattern is exposed on the resist film 10 at the regions to be shrunk, which pattern is of a dimension which is larger, in accordance with the shrinkage rate, than the dimension of the pattern which is finally necessary. For example, a circular pattern of around 0.25 μm is exposed at the regions to be shrunk. Further, a pattern which is of a dimension which is finally required, e.g., a circular pattern of about 0.35 μm, is exposed at the regions not to be shrunk.

The amount of exposure applied to the resist film 10 at this time is, for example, about 20 mJ/cm². This exposure amount is an exposure amount which is sufficient to form a pattern at the resist film 10 after development (i.e., is the first exposure amount). Note that in FIG. 1B, for explanation, a first reticle 36 is disposed above the wafer. However, in actuality, the first reticle 36 is disposed between a projection optical system 34 and a demagnification optical system 38 as shown in FIG. 2 which will be described later.

The stepper 30 used in exposure will now be briefly explained with reference to FIG. 2. The stepper 30 is basically formed by a KrF excimer laser light source 32, the projection optical system 34, the first reticle 36, the demagnification optical system 38, an X-Y stage 40, and a control section 42.

The KrF excimer laser light source 32 illuminates deep UV light of a wavelength of, for example, 248 nm at a uniform intensity. The projection optical system 34 guides the UV light from the KrF excimer laser light source 32 such that the UV light is illuminated onto the first reticle 36. In FIG. 2, the projection optical system 34 is illustrated as one lens, but is not limited to one lens and may be formed by plural lenses.

A circuit pattern is formed at the first reticle 36. In the present embodiment, the contact hole pattern of the regions to be shrunk is formed as a contact hole pattern of a dimension which is greater, in accordance with the shrinkage rate, than the dimension which is finally required. The pattern at the regions not to be shrunk is formed as a contact hole pattern of the dimension which is finally required. The first reticle 36 can be changed, and in the present

5

embodiment, a second reticle 37 for a second exposure is used at the time of a second exposure as will be described later.

The demagnification optical system 38 demagnifies the beam size of the UV light, which has passed through the first reticle 36, such that the beam size of the UV light is equal to a dimension of the exposure unit region, and illuminates the UV light onto a wafer disposed on the X-Y stage 40. The X-Y stage 40 is movable in two directions, the X direction and the Y direction which are orthogonal to one another, and is moved on the basis of instructions from the control section 42. When there is an instruction from the control section 42 that exposure has been completed for the exposure unit region which is currently being exposed, the X-Y stage 40 is moved, by a unit which is the length of the exposure unit region, such that UV light from the KrF excimer laser light source 32 is illuminated onto the next exposure unit region. The control section 42 effects on-off control of the KrF excimer laser light source 32 so as to adjust the illumination time of the UV light, and controls the movement of the X-Y stage 40 on the basis of position information from a position detecting sensor (not shown in the drawings).

When pattern exposure has been completed for all of the exposure unit regions of the wafer 14 by the stepper 30 structured as described above, the wafer 14 is removed from the stepper 30, and the resist is developed by an alkaline aqueous solution. In this way, the exposed regions of the resist are removed, and as illustrated in FIG. 1C, at the regions to be shrunk, a contact hole pattern 22a is formed which is of a dimension which is larger, in accordance with the shrinkage rate, than the pattern dimension finally necessary (e.g., the contact hole pattern 22a of a diameter of about 0.25 μm is formed), and at the regions not to be shrunk, a contact hole pattern 20 of a dimension which is finally required (e.g., a diameter of about 0.35 μm) is formed.

Next, the developed wafer 14 is again set on the stepper 30. In place of the first reticle 36, the second reticle 37 is set at which a pattern is formed such that UV light is illuminated only onto the regions not to be shrunk. Then, as illustrated in FIG. 1D, exposure is carried out by UV light. Here, the exposure amount of the UV light at this time, i.e., the second amount, is an amount (such as, for example, 3.3 mJ/cm² or more) which leads to an improvement in the heat resistance of the TDUR-P015 forming the resist film 10 and which does not result in shrinking of the resist pattern after the subsequent high temperature bake processing.

After exposure has been completed, the wafer 14 is removed from the stepper 30 (see FIG. 2), and is subjected to high temperature bake processing at 135° C. for 60 seconds. Due to this high temperature bake processing, for example, as illustrated in FIG. 1E, the contact hole pattern 22a, which has a diameter of about 0.25 μm and which is formed in the regions to be shrunk to which the second exposure amount is not applied, is shrunk, so as to become a contact hole pattern 22b of a diameter of about 0.1 μm . The pattern formed at the regions not to be shrunk, at which the second exposure amount is applied, remains as it is as the contact hole pattern 20 of a diameter of 0.35 μm , without shrinking. The second exposure amount, which provides sufficient heat resistance with respect to temperatures at the time of high temperature bake processing at 135° C. for 60 seconds, is applied to the resist pattern at the regions which are not to be shrunk. Thus, a pattern of dimensions which are substantially the same as those at the time the pattern was exposed, can be obtained.

Namely, if the TDUR-P015 is used as the resist in the second exposure, as in the first exposure, a contact hole

6

pattern has a different diameter after the high temperature bake processing at 135° C. for 60 seconds at the second exposure amount, as shown by the points represented by the diamonds in the graph of FIG. 3. In other words, when the second exposure amount is greater than or equal to about 3.3 mJ/cm², the resist pattern has sufficient heat-resistance with respect to temperatures at the time of high temperature bake processing at 135° C. for 60 seconds. Thus, the diameter of the circular pattern, such as the contact hole pattern, is substantially the same as the diameter (the value represented by the triangle in FIG. 3) of a circular pattern which has been obtained by an ordinary process in which regular bake processing is carried out at 90° C. for 60 seconds and the second exposure is not carried out.

On the other hand, when the second exposure amount is less than around 3.3 mJ/cm², the exposure is insufficient. Thus, the heat resistance with respect to temperatures at the time of high temperature bake processing is insufficient. In other words, when the second exposure amount is from 0 mJ/cm² to about 2.7 mJ/cm², the diameter of the circular pattern is substantially the same as the diameter (the value denoted by the square in FIG. 3) of a circular pattern obtained by a process in which high temperature bake processing is carried out at 135° C. for 60 seconds without applying the second exposure amount. Further, when the second exposure amount is between about 2.7 mJ/cm² and 3.3 mJ/cm², the heat resistance increases substantially proportionally to the second exposure amount. Thus, the shrinkage rate decreases substantially proportionally, and the diameter of the circular pattern which is finally obtained increases proportionally to the magnitude of the second exposure amount which is applied.

It suffices for the second exposure amount to be applied to a relatively large region. There is no need for the second exposure amount to be applied by using a high resolution exposure device such as the stepper 30 used at the time of pattern exposure. As a result, the second exposure can be carried out by a relatively lower resolution exposure device which is other than the stepper 30 which carries out the pattern exposure.

Namely, an exposure device equipped with a KrF excimer laser is a relatively new exposure device, and the number of such devices which are available is limited due to the cost thereof and the like. Accordingly, such devices have the highest frequency of usage. Thus, by using the exposure device equipped with a KrF excimer laser for pattern exposure and by applying the second exposure amount by using an exposure device of a different type which is not used frequently, the load on the exposure device having the high frequency of usage can be decreased, and efficient processing can be realized.

The light source of the exposure device used at this time may be any light source which illuminates light to which the resist is photosensitive, and may be different than the light source for pattern exposure. For example, the aforementioned TDUR-P015 is photosensitive even to i-line beams, and thus, the second exposure amount may be applied by an exposure device which illuminates i-line beams. Further, the light source does not have to be a light source of a single wavelength used in pattern exposure, and may be a light source which illuminates light in a wide wavelength band including the single wavelength region used for pattern exposure.

In the present embodiment, a case is explained in which TDUR-P015 is used as the material forming the resist film 10. However, the resist film 10 is not limited to TDUR-P015, and other types of resists may be used provided that the

resist has the property that the heat resistance thereof improves due to the application of the second exposure amount. Examples of such other resists include TDUR-P007 (manufactured by Tokyo Ohka Kogyo Co., Ltd.), TDUR-P422 (manufactured by Tokyo Ohka Kogyo Co., Ltd.), SEPR402R (manufactured by Shin-Etsu Chemical Co., Ltd.), DX3200P (manufactured by Clariant Japan K.K.), and the like.

The shrinkage rate of the pattern corresponding to the second exposure amount differs in accordance with the type of resist that is used. In this case, the second exposure amount should be adjusted to become the optimal UV light exposure amount on the basis of relationships between respective UV light exposure amounts and shrinkage rates.

In this way, in the present first embodiment, contact hole patterns of different diameters can be formed simultaneously without the patterns deteriorating. For example, a contact hole pattern of a dimension smaller than the resolution limit (such as a contact hole pattern of a diameter of about 0.2 μm to a diameter of about 0.05 μm) and a contact hole pattern of a dimension which is larger than the resolution limit and which can be sufficiently formed by a conventional exposure technique (such as a contact hole pattern of a diameter of about 0.2 μm or more) can be formed simultaneously.

Second Embodiment

As described above in the explanation of FIG. 3, the heat resistance of the TDUR-P015 used as the resist in the first embodiment increases substantially proportionally when the second exposure amount is between about 2.7 mJ/cm^2 and 3.3 mJ/cm^2 . Thus, the shrinkage rate decreases substantially proportionally to the second exposure amount, and the diameter of the circular pattern which is finally obtained increases in proportion to the magnitude of the second exposure amount.

In the present second embodiment, in the above-described first embodiment, after the second exposure amount is applied, a third exposure amount is applied to the entire surface of the wafer substrate. The third exposure amount is greater than or equal to the UV light exposure amount at which the heat resistance begins to change, and is less than or equal to the UV light exposure amount at which the heat resistance is saturated (can be improved no more). The third exposure amount is, for example, from about 2.7 mJ/cm^2 to about 3.3 mJ/cm^2 .

By applying the third exposure amount to the resist at the regions to be shrunk to which the second exposure amount is not applied, the shrinkage rate during the high temperature bake processing can be finely adjusted. Namely, by controlling the third exposure amount within the range of about 2.7 mJ/cm^2 to about 3.3 mJ/cm^2 , the heat resistance, with respect to high temperature bake processing temperatures, of the resist at the regions to be shrunk changes. Thus, the shrinkage rate of the contact hole pattern at the regions to be shrunk after high temperature bake processing can be finely adjusted.

The second exposure amount is applied to the regions not to be shrunk such that the pattern at the regions not to be shrunk is not shrunk during high temperature bake processing. Thus, even if the third exposure amount is applied to the regions not to be shrunk, the pattern does not shrink, just as it does not shrink during the high temperature bake processing. Accordingly, when applying the third exposure amount, there is no need to use a reticle, at which a pattern is formed, in order to cover the regions not to be shrunk.

As illustrated in FIG. 3, for example, the relationship between the UV light exposure amount and the dimensions to be finally obtained or the shrinkage rate of the pattern is

investigated in advance, and the third exposure amount is determined on the basis of the obtained relationship such that the pattern dimension which is ultimately required can be obtained.

Here, for example, after a third exposure amount of 2.8 mJ/cm^2 is applied to the resist pattern, high temperature bake processing at 135° C. for 60 seconds is carried out. Due to this high temperature bake processing, the pattern formed at the regions not to be shrunk does not shrink, and the contact hole pattern 20 of the diameter of about 0.35 μm remains as it is. However, the amount of shrinkage of the contact hole pattern of the diameter of about 0.25 μm formed at the regions to be shrunk is slightly less than in the previously-described first embodiment, such that, for example, a contact hole pattern of a diameter of about 0.15 μm is obtained. Note that other processes are the same as those of the first embodiment, and description thereof will therefore be omitted.

In this way, in accordance with the present second embodiment, contact hole patterns of different diameters can be formed well simultaneously without deterioration of the patterns, and also, can be reliably formed at the desired dimensions. In particular, a small contact hole pattern of a dimension which is less than or equal to the resolution limit and a contact hole pattern of a large dimension which is greater than the resolution limit can be formed.

Third Embodiment

During the high temperature bake processing, local non-uniformity of temperature may arise at the bake plate such that temperature differences of $\pm 0.5^\circ\text{C}$. may arise at portions of the surface of the wafer which is disposed on the bake plate. As illustrated in FIG. 4, the shrinkage rate of the resist pattern at the time of high temperature bake processing greatly varies in a vicinity of 130° C. even if the baking temperature varies only by 1° C. Thus, in the high temperature bake processing at 135° C., even in the same pattern, the shrinkage rate may greatly differ depending on the position of the wafer surface. As a result, as shown in FIG. 5, the diameter of the finally obtained contact hole pattern may vary from position to position of the wafer surface.

As a result, in the present third embodiment, a temperature difference distribution arising at the wafer surface at the time of high temperature bake processing, such as the distribution shown in FIG. 5, is determined in advance. As shown in FIG. 4, the exposure amounts applied to the respective unit regions are corrected so as to offset the errors in the shrinkage rate which arise on the basis of the temperature difference distribution.

Namely, as illustrated in FIG. 6A, at the surface of a wafer for which high temperature bake processing at 135° C. for 60 seconds has been completed, there are portions which have shrunk by more than the intended amount of shrinkage, such that regions (the portions indicated by non-dense hatching, the portions indicated by dense hatching, and the black portions) which are smaller than the designed dimensions are formed at portions of the wafer surface. In FIG. 6A, the shrinkage rates among these three types of portions increase in order with the non-densely hatched portions having the lowest shrinkage rate, the densely hatched portions having a higher shrinkage rate, and the black portions having the highest shrinkage rate. The diameter of the formed contact hole pattern becomes smaller in order from the non-densely hatched portions to the densely hatched portions to the black portions.

Accordingly, before high temperature bake processing, as illustrated in FIG. 6B, exposure for correction is carried out. The exposure at this time is carried out per unit exposure

region. In correspondence with FIG. 6A, the correction exposure amount becomes greater in order from the non-densely hatched portions to the densely hatched portions to the black portions. The correction amounts at this time are determined on the basis of the amount of change in the shrinkage rate and on the basis of the error temperature with respect to the high temperature baking temperature of the region. Note that there is no need for correction at the regions represented by the white portions, and thus, exposure processing for correction is not carried out at these regions.

In this way, after high temperature bake processing has been completed, as illustrated in FIG. 6C, at a single wafer surface, the dimension shrinkage rates become substantially uniform. At a single wafer surface, plural patterns which are substantially in accordance with standard dimensions are obtained. Note that this exposure for correction may be carried out before the pattern exposure or after the contact hole pattern has been formed.

In addition to variations in the high temperature bake processing temperature, variations in the film thicknesses of the respective films forming the laminated layers on the wafer, and the like are causes for variations occurring at the wafer surface. If the relationships between the shrinkage rates and the positions of the wafer, which relationships are based on the variations in the film thicknesses of the respective films (or based on other variations), are determined in advance, the shrinkage rates of the dimensions at a single wafer surface can be made to be substantially uniform in the same way as described above.

In this way, in the present third embodiment, the exposure amount is corrected in accordance with any of various types of variations which occur at the wafer surface. Thus, the shrinkage rate of a pattern of a wafer surface after high temperature bake processing can be made to be substantially uniform, and the uniformity of the dimensions of the pattern can be improved.

Fourth Embodiment

The present fourth embodiment is an application of the third embodiment. The above-described correction is carried out at a batch exposure device structured as shown in FIG. 7. This batch exposure device is structured mainly by the KrF excimer laser light source 32, the projection optical system 34, a filter 44, and a stage 48.

The KrF excimer laser light source 32 illuminates deep UV light of a wavelength of 248 nm at a uniform intensity. The projection optical system 34 guides the UV light from the KrF excimer laser light source 32 such that the light is irradiated onto the filter 44. Note that in FIG. 7, although the projection optical system 34 is illustrated as one lens, the projection optical system 34 is not limited to one lens and may be formed by plural lenses.

The filter 44 adjusts the transmission rate per unit region which is smaller than the unit regions forming one chip. Namely, as illustrated in FIG. 8A, at the surface of a wafer for which high temperature bake processing at 135° C. for 60 seconds has been completed, there are portions which have shrunk by more than the intended amount of shrinkage, and regions (the portions indicated by non-dense hatching, the portions indicated by dense hatching, and the black portions in FIG. 8A) which are smaller than the standard dimensions are formed at portions of the wafer surface. In FIG. 8A, the shrinkage rates among these three types of portions increase in order with the non-densely hatched portions having the lowest shrinkage rate, the densely hatched portions having a higher shrinkage rate, and the black portions having the highest shrinkage rate.

Accordingly, as illustrated in FIG. 8B, the transmission rate of the filter 44 becomes greater in order from the non-densely hatched portions to the densely hatched portions to the black portions. Note that there is no need for correction at the regions represented by the white portions, and thus, light is blocked from reaching these regions.

Exposure for correction is carried out in this way by the filter 44 which adjusts the transmission rate. Thereafter, by carrying out high temperature bake processing at 135° C. for 60 seconds, as illustrated in FIG. 8C, the amounts of shrinkage of the dimensions become substantially uniform at one wafer surface. At a single wafer surface, plural patterns which are substantially in accordance with standard dimensions are obtained. Note that this exposure for correction may be carried out before the pattern exposure or after the contact hole pattern has been formed.

In the batch exposure device of the present fourth embodiment, the KrF excimer laser light source 32 is used for the light source. However, the light source is not limited to the KrF excimer laser light source 32. A light source which is different than that used during pattern exposure may be used, provided that it is a light source which illuminates light to which the resist is photosensitive. In the same way as in the above-described first embodiment, a light source which emits i-line beams, a light source which emits light of a broad wavelength band including the single wavelength region used for pattern exposure, or the like may be used.

By using the batch exposure device structured in this manner, throughput can be greatly improved. Because the structure of the batch exposure device is relatively simple, there is also the advantage that manufacturing of the batch exposure device is inexpensive.

Fifth Embodiment

As illustrated in FIG. 9B, there are cases in which the pattern dimensions of the finally formed SiO₂ film 12 (see FIG. 1) greatly vary depending on the position on the surface of a single wafer. Thus, variations are caused by a factor in other processings such as etching processing for etching the underlayer SiO₂ film 12 (see FIG. 1) by using the formed resist pattern as a mask.

Accordingly, in the present fifth embodiment, the exposure amounts applied to the respective unit regions are corrected such that variations in the dimensions at the surface of the one wafer to be finally obtained are eliminated.

For example, when a wafer has been subjected to high temperature bake processing without being subjected to exposure for correcting variations in the shrinkage rates caused by temperature differences of the bake plate, regions (the portions indicated by non-dense hatching, the portions indicated by dense hatching, and the black portions) which are smaller than standard dimensions are formed at portions of the wafer surface as illustrated in FIG. 9A. Thereafter, when the underlayer SiO₂ film 12 is etched by using the formed resist pattern as a mask, variations in dimensions such as shown in FIG. 9B arise among the dimensions of the finally obtained SiO₂ pattern.

In this case, a distribution of variations in the shrinkage rate of the wafer surface is determined (see FIG. 9D) such that the shrinkage distribution after high temperature bake processing offsets the distribution of variations in the final dimensions shown in FIG. 9B. Exposure amounts (FIG. 9C) for correcting the variations in shrinkage rates are determined such that the distribution in variations in the shrinkage rate, which are caused by the differences in the temperature of the bake plate as shown in FIG. 9A, becomes the distribution of variations in the shrinkage rates shown in FIG. 9D.

By adjusting the exposure amounts (FIG. 9C) for correcting the variations in the shrinkage rates in this manner, as shown in FIG. 9E, the shrinkage rates of the dimensions become substantially uniform at a surface of a single wafer for which processing has been completed. At a single wafer surface, plural patterns which are substantially in accordance with standard dimensions are obtained. Note that this exposure for correction may be carried out by the stepper 30 described in the first embodiment, or by the batch exposure device described in the fourth embodiment.

The first through the fifth embodiments have described cases in which the patterns which are formed are all contact hole patterns. However, the present invention is of course applicable to other types of patterns, such as resist patterns at the time of forming an embedded wiring pattern or the like.

In the first through the fifth embodiments, the high temperature bake processing temperature is 135° C. However, the high temperature bake processing temperature is not particularly limited to this temperature, and may be appropriately varied in accordance with the type of the resist or the like. Further, the shrinkage rates of the resist pattern can be adjusted not only by adjusting at least one of the second exposure amount and the third exposure amount, but also by adjusting the high temperature bake processing temperature. Thus, the high temperature bake processing temperature can be varied in order to control the shrinkage rates of the resist pattern. The shrinkage rates can be adjusted even more precisely by controlling both the adjustment of at least one of the second exposure amount and the third exposure amount, and the adjustment of the high temperature bake processing temperature.

In the first through the fifth embodiments, cases are described in which exposure is carried out by using a KrF excimer laser light source. However, if the resist, which is selected in accordance with the type of exposure light to be used, has the property that the heat resistance thereof with respect to the baking temperature can be varied in accordance with the exposure amount, exposure can be carried out by, for example, using an ArF excimer laser light source.

The sizes of the contact hole patterns in the first through fifth embodiments are all examples, and the present invention is not limited to these sizes. The size of the contact hole pattern can be selected appropriately in accordance with the object. Further, the shrinkage rates of the contact hole patterns are also examples, and are of course values which vary in accordance with the type of the resist that is used.

As described above, the present invention has following effects.

Both a pattern of a relatively large dimension which is greater than or equal to the resolution limit, and a pattern of a relatively fine dimension which is less than or equal to the resolution limit, can be formed simultaneously. Further, a resist pattern which is formed well without deterioration of the configuration thereof can be obtained.

The shrinkage rates at the surface of one wafer can be made to be substantially the same, even when there are differences in temperature at the surface of one wafer caused by the heating state or the like of a heating body such as a bake plate at the time of high temperature bake processing.

The shrinkage rates at the surface of one wafer can be made to be substantially the same by correcting variations in dimensions which occur at the surface of the one wafer due to processes other than the high temperature bake processing.

The shrinkage rate of the pattern at the time of high temperature baking can be adjusted even more precisely.

The exposure device has a relatively simple structure, and the costs for manufacturing the exposure device are low. In addition, the exposure device can carry out the second exposure, the third exposure, and the exposure for correction. Thus, the load on an exposure device, which has a KrF excimer laser as the light source and which has a high frequency of usage, can be decreased.

What is claimed is:

1. A method of forming a resist pattern, comprising the steps of:

- (a) applying a resist to an object surface;
- (b) subjecting the resist to pattern exposure by irradiating the resist with light directed through a first reticle;
- (c) developing the resist, wherein the developed resist pattern has first regions not to be shrunk in which a plurality of patterns having intervals that are smaller than a predetermined distance are provided, and second regions to be shrunk at a predetermined shrinkage rate in which a plurality of patterns having intervals that are larger than a predetermined distance are provided;
- (d) providing the first regions not to be shrunk with resistance to shrinkage during a bake process by irradiating the resist with light directed through a second reticle, the light only reaching said first regions;
- (e) adjusting a shrinkage rate of the resist pattern by irradiating the entire resist with light; and
- (f) baking the resist.

2. The method of claim 1, wherein the step of adjusting a shrinkage rate includes irradiating areas of the resist with light of at least 2.7 mJ/cm².

3. The method of claim 1, wherein the step of adjusting a shrinkage rate includes irradiating areas of the resist with light of at least 3.3 mJ/cm².

4. The method of claim 1, wherein the step of adjusting a shrinkage rate includes providing the second reticle for passing light therethrough for exposing areas of the resist which are not to be shrunk.

5. The method of claim 1, further comprising the step of irradiating the resist with light in an amount from 2.7 to 3.3 mJ/cm².

6. The method of claim 5, wherein the step of irradiating the resist with light in the amount from 2.7 to 3.3 mJ/cm² includes irradiating areas of the resist in accordance with temperature differentials that arise in the resist during the step of baking.

7. A method of forming a resist pattern comprising the steps of:

subjecting a resist, which is applied on a surface of an object to be processed, to pattern exposure in which a first exposure amount for forming a pattern is applied to the resist;

forming a resist pattern by developing the resist, wherein the resist pattern has first regions not to be shrunk in which a plurality of patterns having intervals that are smaller than a predetermined distance are provided, and second regions to be shrunk at a predetermined shrinkage rate in which a plurality of patterns having intervals that are larger than a predetermined distance are provided;

applying a second exposure amount to the first regions not to be shrunk, providing the first regions of the resist pattern not to be shrunk with resistance to shrinkage during a bake process;

applying a third exposure amount, which adjusts a shrinkage rate of the resist pattern, to the resist pattern thereby

13

exposing the second regions to be shrunk to the third exposure amount corresponding to the predetermined shrinkage rate; and

subjecting the resist to a bake process at a temperature at which the resist flows, thereby shrinking the second regions to be shrunk. 5

8. The method of forming a resist pattern of claim 7, wherein the second exposure amount is an exposure amount at least equal to a saturation exposure amount of the resist.

9. The method of forming a resist pattern of claim 7, further comprising the step of: 10

adjusting the third exposure amount for each of predetermined regions of the object to be processed in accordance with shrinkage rate differentials due to a distribution of temperatures arising during the step of subjecting the resist to a bake process. 15

10. The method of forming a resist pattern of claim 9, wherein the step of adjusting the third exposure amount is carried out at the time of third exposure by adding a correction amount to a pre-correction second exposure amount. 20

11. The method of forming a resist pattern of claim 9, wherein the step of adjusting the third exposure amount is carried out by performing an additional exposure at an exposure amount corresponding to a correction amount, after the third exposure has been carried out at a pre-correction third exposure amount. 25

12. The method of forming a resist pattern of claim 7, further comprising the step of:

correcting the third exposure amount for each of predetermined regions of the object to be processed for eliminating a distribution of errors in shrinkage rates of a pattern to finally be formed on the object. 30

13. The method of forming a resist pattern of claim 12, wherein the step of adjusting the third exposure amount is carried out at the time of third exposure by adding a correction amount to a pre-correction third exposure amount. 35

14. The method of forming a resist pattern of claim 12, wherein the step of adjusting the third exposure amount is carried out by performing an additional exposure at an exposure amount corresponding to a correction amount, after the third exposure has been carried out at a pre-correction third exposure amount. 40

15. The method of forming a resist pattern of claim 7, wherein the resist is a resist for use with UV light, and exposures are performed using UV light. 45

16. The method of forming a resist pattern of claim 7, further comprising the step of: 50

adjusting the shrinkage rate of the resist pattern by adjusting bake temperature while subjecting the resist to the bake process.

14

17. A method of forming a resist pattern comprising the steps of:

subjecting a resist, which is applied on a surface of an object to be processed, to pattern exposure in which a first exposure amount for forming a pattern is applied to the resist;

forming a resist pattern by developing the resist, wherein the resist pattern has first regions not to be shrunk in which a plurality of patterns having contact holes whose diameters are smaller than a predetermined distance are provided, and second regions to be shrunk at a predetermined shrinkage rate in which a plurality of patterns having contact holes whose diameters are larger than a predetermined distance are provided;

applying a second exposure amount to the first regions not to be shrunk, providing the first regions of the resist pattern not to be shrunk with resistance to shrinkage during a bake process;

applying a third exposure amount, which adjusts a shrinkage rate of the resist pattern, to the resist pattern thereby exposing the second regions to be shrunk to the third exposure amount corresponding to the predetermined shrinkage rate; and

subjecting the resist to a bake process at a temperature at which the resist flows, thereby shrinking the second regions to be shrunk.

18. The method of claim 17, wherein said predetermined distance is 0.5 μm .

19. A method of forming a resist pattern, comprising the steps of: 30

(a) applying a resist to an object surface;
(b) subjecting the resist to pattern exposure by irradiating the resist with light directed through a first reticle;

(c) developing the resist, wherein the developed resist pattern has first regions not to be shrunk in which a plurality of patterns having contact holes whose diameters are smaller than a predetermined distance are provided, and second regions to be shrunk at a predetermined shrinkage rate in which a plurality of patterns having contact holes whose diameters are larger than a predetermined distance are provided; 35

(d) providing the first regions not to be shrunk with resistance to shrinkage during a bake process by irradiating the resist with light directed through a second reticle, the light only reaching said first regions;

(e) adjusting a shrinkage rate of the resist pattern by irradiating the entire resist with light; and

(f) baking the resist. 45

20. The method of claim 19, wherein said predetermined distance is 0.5 μm . 50

* * * * *